

(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(51) Int. Cl. <sup>8</sup> H01J 17/49		(45) 공고일자	1999년11월01일
		(11) 등록번호	10-0229232
		(24) 등록일자	1999년10월14일
(21) 출원번호	10-1995-0051099	(65) 공개번호	특1996-0025997
(22) 출원일자	1995년12월16일	(43) 공개일자	1996년07월20일
(30) 우선권주장	94-313440 1994년12월16일 일본(JP) 94-314420 1994년12월19일 일본(JP) 95-4581 1995년01월17일 일본(JP) 95-156321 1995년06월22일 일본(JP) 95-320927 1995년12월11일 일본(JP)		
(73) 특허권자	캐논 가부시끼가이샤 미다라이 후지오 일본 도쿄도 오오따구 시모마루교 3조메 30방 2고		
(72) 발명자	반노 요시가즈 일본국 도쿄도 오오따구 시모마루교 3조메 30방 2고 캐논가부시끼가이샤 내 기시 메츠로 일본국 도쿄도 오오따구 시모마루교 3조메 30방 2고 캐논가부시끼가이샤 내 하세가와 미쯔도시 일본국 도쿄도 오오따구 시모마루교 3조메 30방 2고 캐논가부시끼가이샤 내 산도 가즈히로 일본국 도쿄도 오오따구 시모마루교 3조메 30방 2고 캐논가부시끼가이샤 내 시게오카 가즈야 일본국 도쿄도 오오따구 시모마루교 3조메 30방 2고 캐논가부시끼가이샤 내 미야모토 마사히코 일본국 도쿄도 오오따구 시모마루교 3조메 30방 2고 캐논가부시끼가이샤 내		
(74) 대리인	구영창, 장수길, 주성민		

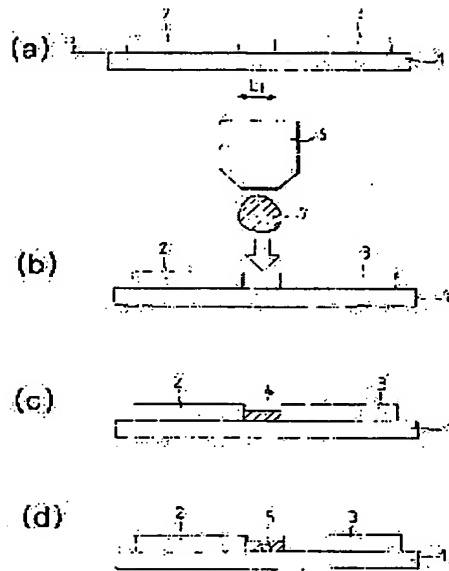
심사관 : 이두희

(54) 전자 방출 소자, 전자 소스 기판, 전자 소스, 디스플레이패널및화상형성장치, 및그제조방법

요약

본 발명은 전자 방출 소자를 제조하는 방법에 관한 것으로, 이는 한 쌍의 전극들이 전기적 도전성 박막과 접촉되는 방식으로 한 쌍의 전극들과 전기적 도전성 박막을 기판 상에 형성하고, 전기적 도전성 박막을 사용하여 전자 방출 영역을 형성하는 단계를 포함하며, 금속 성분을 함유한 용액은 상기 기판 상에 드롭 및 형태로 제공되어 상기 전기적 도전성 박막을 형성한다.

도면



도면

[발명의 명칭]

전자 방출 소자, 전자 소스 기판, 전자 소스, 디스플레이 패널 및 화상 형성장치, 및 그 제조 방법

[도면의 간단한 설명]

제1a도 내지 제1d도는 본 발명에 따른 전자 방출 소자를 생성하는 방법을 도시하는 도식적 도면.

제2a도 및 제2b도는 본 발명에 따른 표면 도전형 전자 방출 소자를 도시하는 도식적 도면.

제3도는 본 발명에 따른 다른 표면 도전형 전자 방출 소자의 평면도.

제4a도 및 제4b도는 본 발명에 따른 전자 방출 소자를 제조하는 공정 동안 수행되는 통전 포밍 공정에 이용되는 전압의 파형을 도시하며, 제4a도는 상수값의 펄스 높이를 가지는 파형을 도시하며, 제4b도는 증가하는 펄스 높이를 가지는 파형을 도시하는 도면.

제5도는 전자 방출 특성을 측정하기 위한 시스템의 도식적 도면.

제6도는 본 발명에 따른 단순 매트릭스 형태의 전자 소스를 부분적으로 도시하는 평면도.

제7도는 본 발명에 따른 화상 형성 장치의 도식적 선도.

제8a도 및 제8b도는 형광성 막을 부분적으로 도시하는 데, 제8a도는 블랙 스트라이프를 가지는 형식이며, 제8b도는 블랙 매트릭스를 가지는 형식인 도식적 선도.

제9도는 본 발명에 따른 NTSC TV 신호에 응답하여 화상을 디스플레이하기 위한 화상 형성 장치를 구동하기 위한 구동 회로의 블록도.

제10도는 사다리형 전자 소스의 도식적 도면.

제11도는 본 발명에 따른 화상 디스플레이 소자의 부분적 단면의 사시도.

제12도는 소자 전극이 매트릭스 형태로 형성된 기판의 도식적 선도.

제13도는 소자 전극이 사다리 형태로 형성된 기판의 도식적 선도.

제14도는 본 발명에 따른 드롭릿을 공급하는 공정의 예를 나타내는 도면.

제15도는 본 발명에 따른 제조 방법과 관련된 흐름도.

제16도는 본 발명에 따른 드롭릿의 공급 공정의 다른 예를 나타내는 도면.

제17도는 본 발명에 따른 드롭릿의 공급 공정의 다른 예를 나타내는 도면.

제18a도 내지 제18c도는 본 발명에 따른 제조 장치에 이용되는 광학 검출 시스템/분사 노즐의 구조를 도시하는 도식적 도면으로서, 제18a도는 수직 반사형 선도, 제18b도는 경사진 반사형 선도, 제18c도는 수직 전송형의 선도.



1290(1965))이 알려져 있다.

표면 도전형 방출 소자는 기판 상에 형성된 작은 면적의 박막에 막 표면에 평행한 방향으로 전류를 공급하였을 때 전자 방출이 일어나는 현상을 이용한다. 표면 도전형 전자 방출 소자로서,  $\text{SnO}_2$  박막을 사용하는 엘린슨의 전술한 소자 이외에도, Au 박막을 사용하는 소자[G. Dittmer, Thin Solid Films, 9, 317(1972)],  $\text{In}_2\text{O}_3/\text{SnO}_2$  박막을 사용하는 소자[M. Hartwell 및 C. G. Fonstad, IEEE Trans. Ed Conf., 519(1975)], 탄소 박막을 사용하는 소자[Araki, et al., Vacuum, 26(1), 22(1983)] 등이 보고된 바 있다.

제39도는 이러한 표면 도전형 전자 방출 소자의 전형적 소자 구조의 예로서 전술한 하트웰 등의 소자를 도시한 것이다. 제39도를 참조하면, 참조 번호 1은 기판을 나타내고, 4는 소퍼터링에 의하여 H 패턴으로 형성된 금속 산화물의 도전 박막을 나타낸다. 전기 도전 박막(4)이 후술하는 통전 포밍(energization forming)이라 부르는 통전 공정(이하 포밍 공정이라 함)을 받을 때, 전자 방출 영역(5)이 전기도전 박막 내에 형성된다. 전극간 간격 L은 0.5 내지 1.0 mm로 설정되고, 폭 W는 0.1 mm로 설정된다. 전자 방출 영역(5)을 상기 기준으로 설명되지 않았으며, 따라서 제39도는 구조를 대강으로 나타낸 것이다.

전술한 표면 도전형 전자 방출 소자에서 전자 방출 이전에 전기 도전 박막(4) 상에 통전 포밍이라고 불리는 통전 공정을 실행하여 전자 방출 영역(5)을 형성시키는 것이 일반적이다. 이 통전 포밍에 있어, 도전 박막(4)은 도전 박막에 일정한 DC 전압 또는 예를 들어, 약 1V/분의 매우 느린 변화율로 증가하는 직류 전압을 인가함으로써 통전되어 도전 박막(4)을 국부적으로 파괴, 변형, 또는 변형시켜서 전기적으로 고저항 상태에 있는 전자 방출 영역(5)을 형성시킨다. 전자 방출 영역(5)에서, 전기 도전 박막(4) 내에 크랙(crack)들이 부분적으로 형성되어 전자들이 이들 크랙들을 통해서 또는 크랙들 근처의 영역을 통해서 방출된다. 포밍 공정 완료후, 전기 도전 박막(4)에 전압을 인가하여, 전기 도전 박막(4)을 통해 전류를 흘림으로써 전자 방출 영역(5)으로부터 전자가 방출되게 한다.

표면 도전형 전자 방출 소자는 그 구조가 단순하고 제조가 용이하기 때문에 넓은 면적 상에 다수의 소자를 형성시킬 수 있다. 전자 빔 소스, 디스플레이 소자 또는 화상 디스플레이 소자 등의 실제적인 응용상의 이러한 잇점을 취하기 위해서, 광범위한 연구 및 개발이 행해지고 있다.

본 발명의 발명자들은 표면 도전형의 전자 방출 소자를 조사하여 일본국 특허 출원 공개 번호 2-56822(1990)에서 전자 방출 소자를 제작하는 새로운 방법을 제안하였다. 제38도는 이 특허에 개시된 소자를 도시한 것이다. 이 도면에서 참조번호 1은 기판, 2 및 3은 소자 전극, 4는 전기 도전 박막, 및 5는 전자 방출 영역이다. 이 전자 방출 소자는 다음과 같이 하여 제조될 수 있다. 먼저, 소자 전극들(2 및 3)은 통상의 진공 증착 및 사진 식각을 사용하여 기판(1) 상에 형성된다. 이어서 전기 도전 물질을 예를 들면 분산 코팅으로 기판 상에 코팅한 후 패턴화하여 전기 도전 박막(4)을 형성한다. 이어서, 포밍 공정은 소자 전극들(2 및 3)에 전압을 인가하여 전자 방출 영역(5)을 형성함으로써 수행된다.

그러나, 상기 설명한 종래의 제조 방법에 있어서 반도체 공정에 근간을 두고 있어, 넓은 영역 상에 전자 방출 소자를 대량으로 형성하기 곤란하다. 이 외에도, 이 기술은 특별한 고가의 제조 장치가 있어야 한다. 더욱이, 상기 패턴화 공정은 다수의 긴 스텝들을 필요로 한다. 그러므로, 현재에는 기판의 넓은 영역 상에 상당량의 전자 방출 소자들을 형성하는 데 있어 비용이 상당히 든다. 따라서 단순화된 패턴화 기술에 대한 필요성이 존재한다.

본 발명의 목적은 상기 문제들을 해결하는 것이다. 특히, 본 발명의 목적은 낮은 비용으로 기판 상에 전자 방출 소자들을 대량 형성할 수 있는 전자 방출 소자를 제조하는 방법을 제공하는 것이다. 본 발명의 또 다른 목적은 전자 소스 기판, 전자 소스, 디스플레이 패널, 및 이러한 전자 방출 소자를 사용하는 화상 형성 장치를 제공하는 것이다.

본 발명의 또 다른 목적은 단순화된 공정으로 패턴닝이 수행되는 전자 방출소자를 제작하는 방법을 제공하는 것이다.

본 발명의 또 다른 목적은 단순화된 제조 공정을 사용하여, 기판 상의 소망하는 위치에 소망하는 양의 도전 물질을 공급할 수 있는 전자 방출 소자를 제조하는 방법을 제공하는 것이다.

본 발명의 또 다른 목적은 전자 소스 기판, 전자 소스, 디스플레이 패널, 및 이러한 전자 방출 소자를 사용하는 화상 형성 장치를 제공하는 것이다.

상기 목적들은 이하 기술되는 다양한 측면 및 특징을 갖는 본 발명에 의해서 달성된다.

본 발명의 제1 특징에 따라 한 쌍의 전극들을 전기 도전 박막과 접촉하도록 상기 한 쌍의 전극들 및 상기 전기 도전 박막을 기판 상에 형성하는 단계; 및 상기 전기 도전 박막을 사용하여 전자 방출 영역을 형성하는 단계를 포함하는 전자 방출 소자 제조 방법에 있어서, 이 방법은 금속 원소를 포함하는 용액을 드롭렛 형태로 기판 상에 공급하여 상기 전기 도전 박막을 형성하는 것을 특징으로 한다.

본 발명의 제2 특징에 따라서, 기판 상에 대향하는 위치들에 배치된 한 쌍의(각 쌍의) 전극들간의 전자 방출 영역을 형성하는 박막을 갖는 전자 방출 소자를 제조하는 방법에 있어서, 상기 전기 도전 박막을 구성하는 물질을 포함하는 용액을 상기 기판 상에 하나 이상의 드롭렛들을 공급하는 단계; 상기 공급된 드롭렛들의 상태를 검출하는 단계; 상기 공급된 드롭렛들이 상태에 관해 얻어진 정보에 기초하여 다시 하나의 이상의 드롭렛들을 공급하는 단계를 포함한다.

본 발명의 제3 특징에 따른 전자 방출 소자를 제조하는 방법에 있어서, 다수의 드롭렛들을 공급하여 이 드롭렛들에 의해 형성된 인접 도트들간 중심 대 중심간 거리를 상기 도트의 직경 이하가 되게 하여 전기 도전 박막을 형성하는 단계; 및 각각의 전기 도전 박막 내에 전자 방출 영역이 형성되도록 상기 전기 도전 박막에 전류를 흘리는 단계를 포함한다.

본 발명의 제4 특징에 따라서, 전자 방출 소자를 제조하는 방법에 있어서, 상기 기판의 표면이 소수성이 되도록 상기 기판의 표면을 처리하는 단계; 전기 도전 박막을 구성하는 물질을 포함하는 소수성 용액을 드롭렛 형태로 한 쌍의 전극들 간의 위치에 공급하여 전기 도전 박막을 형성하는 단계를 포함한다.

본 발명의 제5 특징에 따라서, 전자 방출 소자 제조 방법에 있어서, 전기 도전 박막을 구성하는 물질을 포함하는 용액의 적어도 한 드롭릿을 기판 상에 공급하여 도트 형태의 전기 도전 박막을 형성하는 단계; 및 소자 전극들이 상기 전기 도전 박막과 접촉하도록 한 쌍의 소자 전극들을 형성하는 단계를 포함한다.

본 발명의 제조 방법에 따라 제조된 전자 방출 소자 또한 본 발명의 범위 내에 포함된다.

본 발명에 따른 다수의 전자 방출 소자들이 기판 상에 배치되는 것을 특징으로 하는 전자 소스 기판을 본 발명에서 제공한다.

본 발명은 또한 본 발명의 전자 소스 기판 상에 다수의 전자 방출 소자들이 접속된 것을 특징으로 하는 전자 소스를 제공한다.

더우기, 본 발명은 본 발명의 전자 소스가 설치된 후면판; 및 형광막이 설치된 전면판을 포함하며, 상기 후면판 및 전면판은 서로 대향하는 위치에 배치되고, 상기 형광막은 상기 전자 소스에 의해 방출된 전자에 의해서 조사되어 화상을 형성하는 디스플레이 패널을 포함한다.

본 발명은 또한 본 발명의 디스플레이 패널 및 이 디스플레이 패널에 접속된 구동 회로를 적어도 더 포함하는 화상 형성 장치를 제공한다.

본 발명은 또한 전자 방출 소자를 제조하기 위한 장치를 제공한다.

본 발명의 한 특징에 의한 전자 방출 소자를 제조하기 위한 장치에 있어서, 본 장치는 금속 원소를 포함하는 드롭릿을 분사하여 기판 상에 드롭릿을 공급하기 위한 드롭릿 공급 수단; 상기 공급된 드롭릿의 상태를 검출하는 검출 수단; 및 검출 수단을 통해 얻어진 정보에 기초하여 상기 드롭릿 공급 수단의 분사 상태를 제어하기 위한 제어 수단을 포함한다.

본 발명에 특징에 따른 전자 소스 기판을 제공하기 위한 방법에 있어서, 기판 상에 다수 쌍의 소자 전극들을 형성하는 단계; 및 금속 원소를 포함하는 용액의 하나 이상의 드롭릿들을 각 쌍의 소자 전극들간의 장소에 공급하여 그 장소에서 전기 도전 박막을 형성하고, 이에 따라 다수의 전자 방출 소자들을 형성하는 단계; 및 상기 다수의 전자 방출 소자들을 상호 접속부들을 통해 접속하는 단계를 포함하는 전자 소스 제조 방법이 제공된다.

본 발명의 또 다른 특징에 따라서, 기판 상에 다수 쌍의 소자 전극들을 형성하는 단계; 금속 원소를 포함하는 용액의 하나 이상의 드롭릿들을 각 쌍의 소자 전극들간의 장소에 공급하여 그 장소에서 전기 도전 박막을 형성하고, 이에 따라 다수의 전자 방출 소자들을 형성하는 단계; 및 상기 다수의 전자 방출 소자들을 상호 접속부들을 통해 접속하는 단계를 포함하는 전자 소스 제조 방법이 제공된다.

본 발명의 또 다른 특징에 따라서, 기판 상에 다수 쌍의 소자 전극들을 형성하는 단계; 금속 원소를 포함하는 용액의 하나 이상의 드롭릿들을 각 쌍의 소자 전극들간 장소에 공급하여 전기 도전 박막을 그 장소에 형성하여 다수의 전자 방출 소자들을 형성하는 단계; 상기 전자 방출 소자들을 상호 접속부들을 통해 접속하는 단계; 및 상기 전자 방출 소자들이 위에 형성되는 기판을 갖는 후면판을 형광막이 설치된 전면판에 지지 프레임으로 접속하여 이들 판들이 서로 대향하는 위치들로 배치되게 하는 단계를 포함하는 디스플레이 패널을 제조하는 방법이 제공된다.

본 발명의 또 다른 특징에 따라서, 기판 상에 다수 쌍의 소자 전극들을 형성하는 단계; 금속 원소를 포함하는 용액의 하나 이상의 드롭릿들을 각 쌍의 소자 전극들간 장소에 공급하여 전기 도전 박막을 그 장소에 형성하여 다수의 전자 방출 소자들을 형성하는 단계; 전자 방출 소자들을 접속부들을 통해 접속하는 단계; 상기 전자 방출 소자들이 위에 형성되는 기판을 갖는 후면판을 형광막이 설치된 전면판에 지지 프레임으로 접속하여 이들 판들이 서로 대향하는 위치들로 배치되게 하는 단계; 및 구동 회로를 상기 디스플레이 패널에 접속하는 단계를 포함하는 화상 형성 장치 제조 방법이 제공된다.

본 발명에 따른 전자 방출 소자를 제조하는 방법에 있어서, 금속 원소를 포함하는 용액을 드롭릿 형태로 기판 상에 공급하여 전자 방출 영역을 구성하는 전기 도전 박막을 형성하므로, 소망하는 위치에 소망하는 양의 용액을 제공할 수 있다. 따라서, 전자 방출 소자를 제조하는 공정을 대폭적으로 간략화할 수 있다.

더우기, 전자 방출 소자를 제조하는 방법에 관한 본 발명의 제2 특징에 있어서, 공급된 드롭릿의 상태에 관한 정보를 검출한 후 분사 상태를 및 분사 위치를 상기 얻어진 정보에 기초하여 보정하고, 정정된 상태에서 최종으로 드롭릿을 다시 공급한다. 그러므로, 매우 작은 수의 결함들을 갖는 박막을 만들 수 있다. 더우기, 소자 특성의 균일성에서의 개선을 대폭적으로 달성할 수 있어, 기판 크기가 증가함에 따라 심각하게 되는 제조 수율 문제를 해결할 수 있게 된다.

더우기, 고품질 전자 소스 기판, 전자 소스, 디스플레이 패널, 및 화상 형성 장치를 본 발명의 전자 방출 소자를 사용하여 제조할 수 있다.

전자 방출 소자를 제조하는 방법에 관한 본 발명의 제3 특징에 있어서, 전자 방출 영역을 구성하는 금속 물질이 용해 또는 분산된 용액으로 된 다수의 드롭릿을 인접 도트들간 중심 대 중심간 거리가 도트의 직경 이하로 되게 기판 상에 공급한다. 따라서, 전자 방출 영역을 구성하는 전기 도전 막을 매우 높은 정밀도로 형성할 수 있다.

전자 방출 소자를 제조하는 방법에 관련된 본 발명의 제4 특징에 있어서, 상기 기판의 표면을 처리하여 기판 표면을 소수성으로 하고, 이어서 소수성 용액을 드롭릿 형태로 기판 상에 공급한다. 이와 같이 하며, 양호한 재생 가능성을 가진 전기 도전 박막을 제조할 수 있다. 이것은 대형 영역 상의 균일한 특성을 갖는 표면 도전형 전자 방출 소자들의 상당량으로 제조할 수 있다.

더우기, 전자 방출 소자를 제조하는 방법에 관한 본 발명의 제4 특징에 있어서, 소자 전극들은 전기 도전 박막을 형성한 후에 형성된다. 이에 의해서 본 발명은 광범위한 응용에 사용될 수 있다.

더우기, 전자 소스 제조에 있어서, 전자 소스 기판, 디스플레이 패널, 화상 형성 장치, 및 본 발명에 따른 전자 방출 소자에 있어서, 전기 도전 박막을 소망하는 장소에 정밀하게 배치할 수 있어 균일하고 우수

한 특성을 달성할 수 있다.

첨부한 도면을 참조하여 본 발명을 상세히 설명한다.

제1a 내지 1d도는 본 발명에 따른 전자 방출 소자를 제조하는 방법을 도시한 개략도이며, 제2도 및 제3도는 본 발명의 방법에 따라 제작된 표면 도전형 전자 방출 소자를 도시한 개략도이다.

제1a - 1d도에서, 참조 번호 1은 기판을 나타내고, 2 및 3은 소자 전극, 4는 전기 도전 박막, 6은 드롭릿 공급 메카니즘, 및 7은 드롭릿을 나타낸다.

먼저, 본 실시예에서, 소자 전극(2 및 3)은 거리 L만큼 소자 전극들(2 및 3)이 이격되도록 하여 기판(1) 상에 형성된다(제1a도). 이어서 금속 용액을 포함하는 용액으로 구성된 드롭릿(7)이 드롭릿 공급 메카니즘(인크-젯 프린팅 장치)로부터 나와 (제1b도), 이에 의해서 전기 도전 박막(4)이 소자 전극(2 및 3)과 접촉하여 형성되도록 전기 도전 박막(4)이 형성된다(제1c도). 이때 크랙들이 예를 들면 이하 설명할 포밍 공정에 의해서 전기 도전 박막 내에 생성되어, 전자 방출 영역(5)이 형성된다.

드롭릿을 공급하는 상기 설명된 기술에 있어서는 소자들을 형성하기 위한 물질을 무용하게 소비함이 없이 작은 드롭릿 용액을 선택적으로 소망하는 위치에만 피착할 수 있다. 더욱이, 고가의 장비를 사용하는 진공 공정이나 처리 단계가 많은 사진 식각 패턴 공정 어느 것도 필요없으며, 따라서 제조 비용을 대폭적으로 줄일 수 있다.

드롭릿 공급 장치(6)에 있어서는 드롭릿을 소망하는 형태로 만들 수 있는 한 어떤 장치라도 사용할 수 있다. 그러나, 바람직하기로는 10ng 내지 수십 ng로 매우 작은 크기의 드롭릿을 용이하게 만들 수 있고 또한 상기 범위 내에서 드롭릿량을 조절 할 수 있는 잉크-젯 기술을 사용한 장치를 사용하는 것이 좋다.

잉크-젯 형태의 장치는 피에조 전기 소자를 사용하는 잉크-젯 분사 장치 및 열 에너지에 의해서 액체 내에 버블을 형성함으로써 액체를 드롭릿 형태로 분사시킬 수 있는 기술(이하 버블-젯 기술이라 함)을 사용한 잉크-젯 분사 장치를 포함한다.

전기 도전 박막(4)으로서는 전자 방출을 양호하게 수행할 수 있게 하기 위해서 입자들로 형성된 입자 막을 사용하는 것이 바람직하다. 막 두께는 소자 전극(2 및 3) 상의 피복성(step coverage), 소자 전극들(2 및 3)간의 저항, 및 이하 설명할 통전 포밍 조건 등의 여러 조건을 고려하여 적당한 값으로 설정되며, 바람직한 두께 범위로써는 수 Å 내지 수천 Å, 더 바람직하기로는 10 Å 내지 500 Å인 것이 좋다. 시트 저항은 10<sup>3</sup> 내지 10<sup>7</sup> Ω/스퀘어 범위인 것이 바람직하다.

전기 도전 박막(4)을 형성하는 데 사용할 수 있는 물질들은 Pd, Pt, Ru, Ag, Au, Ti, In, Cu, Cr, Fe, Zn, Sn, Ta, 또는 Pb 등의 금속, PdO, SnO<sub>2</sub>, In<sub>2</sub>O<sub>3</sub>, PbO, 또는 Sb<sub>2</sub>O<sub>3</sub> 등의 산화물, HfB<sub>2</sub>, ZrB<sub>2</sub>, LaB<sub>6</sub>, CeB<sub>6</sub>, YB<sub>6</sub>, 또는 GdB<sub>6</sub> 등의 붕화물, TiC, ZrC, HfC, TaC, SiC, 또는 WC 등의 탄화물, TiN, ZrN, 또는 HfC 등의 질화물, Si 또는 Ge 등의 반도체, 또는 탄소층을 포함한다.

여기서 사용된 "입자막"이라는 용어는 다수의 입자들로 구성된 막을 지칭하는 것으로, 입자들은 막 내에 분산될 수 있고, 또는 그렇지 않을 경우, 입자들은 이들이 서로 이웃하거나 서로 겹쳐 있도록 배치될 수 있다(또는 아일랜드 형상으로 배치될 수도 있다). 입자의 직경은 수 Å 내지 수천 Å의 범위인 것이 바람직하며, 더욱 바람직하기로는 10 Å 내지 200 Å인 것이 바람직하다.

드롭릿(7)을 생성하기 위한 용액으로서는 물 또는 전기 도전 박막을 형성하기 위한 물질이 용해되는 솔벤트 등의 용액, 또는 유기 금속 용액을 사용할 수 있으며, 여기서 용액은 드롭릿을 생성할 만큼 충분히 큰 점도를 갖고 있어야 한다.

용액은 바람직하기로는 소자 전극들 사이에 공급되어야만 용액이 양의 기판 및 한 쌍의 소자 전극으로 형성된 홀부의 용적을 초과하지 않게 되며, 상기 용적은 다음 식으로 표시된다.

홀부의 용적 =

소자 전극 두께(d)

X 소자 전극의 폭(W1)

X 소자 전극들간 거리(L1)

(1)

기판으로서는 석영 유리, 소량의 Na와 같은 불순물을 함유한 유리, 판 유리, SiO<sub>2</sub>가 코팅된 유리 기판, 산화 알루미늄 등의 세라믹 기판이 사용될 수 있다.

소자 전극들(2 및 3)용의 물질로서는 통상의 전기 도전 물질을 사용할 수 있으며, 예를 들면 Ni, Cr, Au, Mo, W, Pt, Ti, Al, Cu, 또는 Pd 등의 금속 또는 합금, 유리 및 Pd, Ag, RuO<sub>2</sub>, Pd-Ag 등의 금속 또는 금속 산화물로 구성된 인쇄된 도전체, In<sub>2</sub>O<sub>3</sub>, 또는 SnO<sub>2</sub> 등의 투명 도전체, 또는 다결정실리콘 등의 반도체 물질을 사용할 수 있다.

소자 전극간 거리(L)은 수백 Å 내지 수백 μm의 범위인 것이 바람직하다. 소자 전극들간에 인가되는 전압은 가능한 한 낮아야 하며, 따라서, 소자 전극들을 정밀하게 형성해야 한다. 이러한 관점에서, 소자 전극간 거리는 수 μm 내지 수십 μm인 것이 바람직하다.

소자 전극의 길이 W는 전극의 저항의 요구 조건 및 전자 방출 특성들의 요구 조건들을 만족시키기 위해서 수 μm 내지 수백 μm의 범위 내의 값으로 설정된다. 소자 전극들(2 및 3)의 막 두께는 수백 Å 내지 수 μm의 범위인 것이 바람직하다.

전자 방출 영역(5)은 전기 도전 박막(4)의 일부분 내에 형성된 크랙들을 포함하며, 이 크랙들은 예를 들면 통전 포밍에 의해서 형성된다. 크랙들 내에는 수 Å 내지 수백 Å 크기의 전기 도전 입자들이 있을 수

있다. 전기 도전 입자는 적어도 전기 도전 박막(4)의 물질을 이루는 원소들의 일부를 포함한다. 전자 방출 영역(5) 및 이에 인접한 전기 도전 박막(4)은 탄소 또는 탄소 화합물을 포함할 수 있다.

전자 방출 영역(5)은 전기 도전 박막(4) 및 소자 전극(2 및 3)을 포함하는 소자에 전류를 흘리는 통전 포밍 공정을 수행함으로써 생성된다. 통전 포밍에 있어서, 전원(도시 없음)으로부터의 전압이 소자 전극(2 및 3)간에 인가되어, 전기 도전 박막(4)을 국부적으로 파괴, 변형 또는 변형이 되어, 다른 부분과 다른 구조를 갖는 부분이 생성된다. 구조가 국부적으로 변경된 이러한 부분을 이하 전자 방출 영역(5)이라 한다. 제4도는 통전 포밍시 사용된 전압 파형의 예를 도시한 것이다.

전압 파형에 관해서 바람직하게는 펄스를 사용한다. 일정 피크치를 갖는 일련의 전압 펄스들이 인가될 수 있고(제4a도), 아니면 상승하는 피크치를 갖는 전압 펄스들이 인가될 수도 있다(제4b도). 일정 피크치를 갖는 펄스들이 사용되는 경우, 포밍 공정은 다음과 같이 수행된다.

제4a도 및 제4b도에서 T1 및 T2는 전압 펄스의 폭과 간격이며, T1은  $1\mu\text{s}$  내지  $10\text{ms}$ 의 범위로 설정되고, T2는  $10\mu\text{s}$  내지  $100\text{ms}$ 의 범위로 설정된다. 삼각 파형의 피크 전압(포밍 전압의 피크치)은 표면 도전형 전자 방출 소자의 형태에 따른 적당한 값으로 선택된다. 예를 들면,  $1 \times 10^{-6}$  토르의 압력을 갖는 진공하에서 형성이 수행되며, 수초 내지 수십분의 범위의 시간 구간 동안 전압이 인가된다. 소자의 전극들간에 인가되는 전압의 파형은 삼각 파형으로 한정되지 않으며, 사각 파형이나 기타 적당한 파형들도 사용될 수 있다.

제4b도에 도시한 파형의 경우에, T1 및 T2는 제4a도의 것들과 동일한 값들로 선택된다. 이 경우에, 삼각 파형의 피크 전압(포밍 전압의 피크치)은, 예를 들면, 0.1 V의 스텝으로 증가되어 적정 압력의 진공 내 소자에 인가된다.

포밍 공정 동안, 전류는 전기 도전 박막(4)을 국부적으로 파괴 또는 변형시키지 않도록 예를 들면 0.1 V로 충분히 작은 크기의 전압을 사용하여 각 펄스 간격 내에서 전류를 측정하여 저항을 결정하였다. 저항이 예를 들면 1MΩ상의 큰 값에 도달하였을 때, 포밍 공정을 종료한다.

포밍 공정 후에는 소자에 활성화 공정을 더 수행하는 것이 바람직하다.

포밍 공정과 같이, 활성화 공정에서, 일정 피크 전압을 갖는 전압 펄스를 예를 들면  $10^{-6}$  내지  $10^{-5}$  토르의 진공 압력 내의 소자의 반복하여 인가하여, 진공 내에 있는 유기 물질에서 발원한 탄소 또는 탄소 화합물이 전기 도전 박막 상에 피착되게 함으로써 소자 전류( $I_e$ ) 및 방출 전류( $I_a$ )를 대폭 변경한다. 활성화 공정 시, 소자 전류( $I_e$ ) 및 방출 전류( $I_a$ )를 모니터링하여, 방출 전류( $I_a$ )가 예를 들면 포화치에 다다르게 되면 공정을 종료한다. 활성화 공정에서, 소자에 인가된 펄스는 전압을 구동하는 동작과 동일한 전압을 갖는 것이 바람직하다.

본 발명에서 탄소 및 탄소 화합물은 각각 그래파이트(단 결정 또는 다결정) 및 비정질 탄소(비정질 탄소 및 다결정 그래파이트 혼합물)를 지칭한다. 이의 막 두께는 500 Å 이하인 것이 바람직하며, 더욱 바람직하기로는 300 Å 이하이다.

상기 설명한 방식으로 얻어진 전자 방출 소자는 바람직하게는, 통전 포밍 공정이나 활성화 공정에서보다 더 낮은 진공 압력에서 동작된다. 더우기, 전자 방출 소자는 훨씬 더 낮은 진공 압력하에서 80 °C 내지 150 °C의 온도로 소자에 열을 가한 후에 사용하는 것이 좋다.

"통전 포밍 공정이나 활성화 공정에서보다 더 낮은 압력"이라고 하는 것은  $10^{-6}$  토르 이하의 압력을 지칭하며, 더욱 바람직하기로는 초저압으로서 이에 따라 거의 탄소나 탄소 화합물이 전기 도전 박막에 피착이 더 발생하지 않게 하여 안정화된 소자 전류( $I_e$ ) 및 방출 전류( $I_a$ )를 얻도록 한다.

본 발명에서, 전자 방출 소자는 표면 도전형으로서, 이는 구조가 간단하여 제조가 용이하다.

본 발명에 따른 표면 도전 전자 방출 소자는 기본적으로 평판형이다.

전자 방출 소자를 제조함에 있어 본 발명의 방법만의 특징은 금속 원소를 포함하는 용액이 기판에 드롭렛 형태로 공급되어 전기 도전 박막을 형성하는 것에 있으며, 이에 따라서 본 발명을 다양한 형태로 달성할 수 있다.

1. 본 발명의 한 모드에 있어서는 기판 상에 공급되는 드롭렛에 관련된 상태를 검출하여, 이 상태에 대해 얻어진 정보에 기초하여 또 다른 드롭렛을 공급한다. 본 발명의 이 모드에 대해서는 이하 상세히 설명한다.

제14, 16, 및 17도는 본 발명의 실시예에 따른 전자 방출 소자를 제조하기 위한 여러 모드의 장치를 도시한 개략도이다. 제15도는 본 발명의 실시예에 따른 전자 방출 소자를 제조하는 공정에 관련한 흐름도이다.

제14, 16 및 17도에서, 참조 부호 7은 잉크-젯 분사 장치, 8은 발광 수단, 9는 광 수신 수단, 10은 스테이지, 11은 제어기, 및 12는 제어 수단이다. 본 발명에서, 발광 수단은 가시광을 방출하는 것들로 한정되는 것이 아니며, LED, 적외 레이저 등의 다양한 형태의 발광 소자들이다. 광 수신 수단으로서는 발광 수단에 의해서 방출된 신호(광)를 수신할 수 있는 것이면 어떤 광 수신 수단이라도 사용될 수 있다. 발광 수단 및 광 수신 수단의 구성 및 배치에 있어서는 발광 수단에 의해서 발생된 신호(광)이 절연 기판으로부터 반사되거나 이를 통해 투과되어, 이 신호(광)이 광 수신 수단에서 수신할 수 있도록 해야 한다.

본 실시예에 따른 전자 방출 소자를 제조하기 위한 방법 및 장치에 있어서, 드롭렛에 관련하여 검출하는 조건들은 한 쌍의 전극들간의 갭 또는 홀부에 공급된 드롭렛의 양, 드롭렛의 위치, 드롭렛의 존재 여부 등을 포함한다. 이러한 항목에 관해 얻어진 정보에 기초하여, 제어 수단은 분사 조작 횟수, 및 분사 위치 등의 조건을 제어한다. 더우기, 피에조 전기 소자를 사용하는 잉크-젯 분사 장치를 사용하는 경우, 구동

조건을 포함하여 잉크-젯 분사 장치의 분사 상태도 제어한다.

더우기, 상기 조건들을 검출하는 수단은 잉크-젯 기술에 의해 노즐로부터 분사된 드롭렛이 전극들간의 갭 내에 있는지 여부 및 더우기 그 양을 검출하기 위한 드롭렛 정보 검출 수단을 포함하며, 또한 드롭렛 도달 위치를 검출하기 위한 도달 위치 검출 수단을 포함한다.

상기 도달 위치 검출 수단에 있어서, 드롭렛 도달 위치는 광학적으로 전극 패턴을 검출하거나, 드롭렛을 분사하기 전에 제공된 정렬 마크에 의해서 검출되며, 그렇지 않으면 드롭렛에 기인한 투과율의 변조를 광학적으로 검출함으로써 검출한다. 드롭렛 위치는 갭 내의 다수의 지점 및 또한 갭 근처에서의 투과율을 검출하고, 더우기 이를 지점들간 상관을 산출함으로써 결정된다.

또한, 본 실시예에 따른 제조 장치에 있어서, 드롭렛 정보 및 드롭렛 도달 위치는 위치를 검출하기 위해 제공된 또 다른 광학 시스템을 갖지 않는 동일한 단일의 광학 검출 시스템에 의해 검출되는 것이 좋다. 보다 바람직한 모드에서, 드롭렛 정보 및 위치는 동일한 광학 시스템을 사용하여 동시에 또는 연속적으로 검출된다.

본 실시예의 제조 방법에 있어서, 제15도에 도시한 바와 같이, 드롭렛 공급 위치는 발광 수단 및 광 수신 수단을 사용하여 전극들간 영역을 관통하여 나가거나 이 영역으로부터 반사되는 광을 검출함에 의해서 판정되며, 이어서 잉크-젯 분사 장치의 헤드가 드롭렛이 공급될 전극간의 위치로 이동된다(위치 설정 단계). 이어서 잉크-젯 분사 장치(드롭렛 공급 단계)를 사용하여 드롭렛이 전극들 사이에 공급되며, 다음에 위치 설정 단계와 같이, 전극들간 영역을 관통하거나 반사되는 시호에 기초하여(드롭렛 검출 단계) 드롭렛이 전극들간에 공급되었는지 여부(드롭렛 자체의 존재 유무에 관한 정보를 얻기 위해서)를 판정한다. 소망하는 영역 내의 소망 위치에 드롭렛이 성공적으로 피착되었음을 드롭렛 판단 단계에서 결정되면, 다음 단계로 처리를 옮겨 다른 한 쌍의 전극들간 다음 지점에 대한 위치 설정을 수행한다. 반면, 드롭렛이 전혀 공급되지 않았으면, 드롭렛은 다시 공급된다.

잉크-젯 분사 장치 및 스테이지를 이동 및 옮기는 동작에 있어서, 스테이지 및 잉크-젯 분사 장치를 어떻게 결합하여도, 예를 들면 스테이지만, 또는 잉크-젯 분사 장치만, 아니면 이를 둘다에 대해 X, Y 및/또는  $\theta$  방향으로의 이동을 수행할 수 있다.

더우기, 드롭렛 공급 단계 동안, 잉크-젯 분사 장치 및 스테이지는 이동 중이거나 또는 휴지 중에 있을 수 있다. 그러나, 드롭렛을 공급하는 과정에서 잉크 분사 장치 또는 스테이지를 움직인다면, 소망하는 위치에서 드롭렛 도착 위치가 시프트되지 않을 만큼 충분히 느린 속도로 이동 또는 이동을 수행하는 것이 바람직하다.

본 실시예의 제작 장치에 있어서, 광학 검출 수단은 여러가지 형태로 실현될 수 있다. 이들 중에서, 제18a도 내지 제18c도는 광학 시스템의 광축 및 분사 노즐의 분사 축이 광학 검출 시스템의 초점에서 서로 만나도록 광학 시스템 및 분사 노즐이 배치된 형태를 도시한 것이다. 이러한 형태에 있어서, 영역 분사 및 공급된 드롭렛의 정보 검출을 번갈아 수행할 수 있으며, 아울러 분사 노즐(301), 광학 검출 시스템(302), 및 소자 기판(절연 기판)(1)이 서로에 관하여 고정된 위치로 유지할 수 있다. 제18a도는 방출 시스템 및 검출 시스템이 콤팩트한 형태로 통합된 수직 반사형을 도시한 것이다. 제18b도는 분사 노즐이 방출 시스템 및 검출 시스템 사이에 배치되도록 방출 시스템 및 검출 시스템이 배치된 경사(oblique) 반사형을 도시한 것이다. 제18c도는 소자 기판이 방출 시스템 및 검출 시스템 사이에 배치되도록 방출 시스템 및 검출 시스템 배치된 수직 투과형을 도시한 것이다.

제19a-10b도 및 제20a-20b도는 광학 검출 시스템의 광축 및 분사 축이 서로 만나지 않는 타입을 도시한 것으로, 여기서 제19a 및 10b도에 도시한 것을 반사형이며 제20a 및 20b도에 도시한 것은 투과형이다. 이 형태에 있어서, 드롭렛 분사 동작 및 이미 정보 검출 동작을 교대로 수행하기 위해서는 광학 검출 시스템의 축 및 분사 축이 도면에 도시한 바와 같은 갭 중심에 오도록 변위 제어 메카니즘(403 또는 503)을 화살표와 같이 어느 한 방향으로 번갈아 이동시켜야 한다.

분사 동작을 제어하는 한 기술은 드롭렛 정보에 관련된 검출 신호의 차 성분을 보정 신호로서 사용하는 것이다. 이 기술에서는 구동 펄스의 크기, 펄스 폭, 펄스 타이밍, 및 펄스 개수 등, 이들 중에서 적어도 하나를 실시간으로 피드백시켜 드롭렛 정보에 관련된 검출 신호를 최적치로 유지한다. 또 다른 기술은 검출치와 최적치간 편차에 응답하여 소정의 알고리즘에 따라 파라미터들 중 적어도 하나를 보정하는 것이다.

이들 도면에 도시한 예에서, 검출될 드롭렛은 소자 전극들 사이에 형성된다. 그러나, 본 발명은 이러한 모드로 한정되는 것은 아니다. 예비 단계에서, 이미 드롭렛이 소자 전극들 사이의 위치 이외의 어떤 위치에 피착될 수 있다. 검출 결과에 따라서, 분사 상태가 최적화되어 실제 드롭렛이 소자 전극들 사이의 위치로 분사된다.

본 실시예의 또 다른 모드에서, 피착된 드롭렛의 적어도 일부를 제거하기 위한 드롭렛 제거 수단이 제공된다. 이 모드에서, 갭 내에 피착된 드롭렛의 양이 최적치 이상이라는 것을 검출된 드롭렛 정보가 나타낸다면, 드롭렛의 일부가 최적으로 되거나 아니면 전체 드롭렛이 일단 제거된 후 또 다른 드롭렛이 분사된다.

드롭렛 제거 수단은 질소와 같은 가스를 분사시키기 위한 전용 제거 노즐을 포함하여, 갭으로부터 드롭렛을 날려버릴 수 있다. 전용 제거 노즐의 위치를 제거하기 위한 부가 구기를 전혀 필요로 하지 않도록 제거 노즐을 분사 노즐 근처에 배치하는 것이 바람직하다. 분사 노즐들은 다중 배열 형태로 배치되며, 전용 제거 노즐들은 배열에 걸쳐 주기적인 위치에 배치된다. 이 모드에서, 상기 설명한 바와 같이, 분사에 의한 드롭렛 공급 수단외에도, 드롭렛을 제거하기 위한 수단이 또한 마련된다. 따라서, 이 모드에서는 드롭렛의 양을 더욱 정밀하게 제어할 수 있다.

본 실시예에서, 제작 장치는 드롭렛 도달 위치에 대한 정보를 광학적으로 검출하는 수단 및 분사 위치를 제어하고 검출된 위치 정보를 기초로 미세 위치 조정을 수행하는 수단 또한 포함한다.



위치 검출 수단은 전극 패턴 드롭릿 분사 전에 전용 정렬 표시를 광학적으로 검출하거나, 아니면 드롭릿에 기인한 투과 번조를 광학적으로 검출하여 드롭릿 도달 위치를 검출한다. 드롭릿 위치는 갭 내의 다수의 지점 및 또한 갭 근처에서의 투과를 검출하여 이들 점들간의 상관을 산출함으로써 결정된다.

본 실시예에서, 드롭릿 정보 및 드롭릿 도달 위치는 위치 검출 전용의 또 다른 광학 시스템을 구비함이 없이 동일한 단일의 광학 검출 시스템에 의해서 양호하게 검출되는 것이 바람직하다. 더욱 바람직하기로 는 드롭릿 정보 및 위치는 같은 광학 시스템을 사용하여 연속적으로 또는 동시에 검출된다.

II. 본 발명의 또 다른 모드에서, 드롭릿 도트의 직경 및 드롭릿이 공급되는 위치는 본 발명에 따른 특정 적 방식으로 결정된다.

제32a 및 32b도는 본 발명의 실시예의 제작 방법에 따라 제작된 표면 도전형 전자 방출 소자의 멀티 도트 패턴(패드)을 도시한 것이다. 제32a도는 인접 도트들간 거리, 및 도트들의 직경을 도시한 것이다. 제32b도는 패드의 예를 도시한 것이다. 본 발명에서, "인접한 도트들"이라는 용어는 제32a도에 도시한 바와 같이, 수평 방향이나 수직 방향으로 서로 인접하여 배치된 도트들을 언급하는 것이며, 경사 방향으로 인접한 도트들은 "인접 도트들"로서 간주되지 않는다.

제32a 및 32b도에서, 참조 부호 2 및 3은 소자 전극들이며, 4는 전기 도전막, 8은 드롭릿을 기판에 공급한 후에 형성된 액상 또는 고상의 환상의 막(도트)이다.

먼저, 예비 단계에서, 상기 기술된 물질로 형성된 도트의 직경  $\phi$ 이 결정된다. 즉, 예를 들면 유기 솔벤트를 사용하여, 절연 기판을 잘 세정한 후 건조시킨다. 이어서 드롭릿 공급 메커니즘을 사용하여 도트를 형성하고, 도트의 직경  $\phi$ 을 측정한다.

기판을 세정한 후, 전공 증착 및 사진 식각 방법으로 소자 전극들을 형성한 기판 상에 다수의 도트들을 형성함으로써 제32b도에 도시한 바와 같이 멀티 도트 패턴(패드)을 제조한다. 상기 공정에서, 도트들간의 중심과 중심간의 거리(P1 및 P2)는 인접 도트들이 서로 겹치도록 한개의 도트 직경을  $\phi$  이하의 값으로 설정한다. 상기 공정의 결과로, 기판 상에 피착된 드롭릿들이 팽창하여, 거의 일정한 폭( $W_2$ )을 갖는 패드가 얻어진다. 패드의 폭( $W_2$ )은 소자 전극의 패드의 폭( $W_1$ ) 이하인 것이 바람직하며, 패드의 길이(L)는 갭(L1)보다 큰 것이 바람직하다. 여기서 패드의 특정 크기는 달성될 저항, 소자 전극의 폭, 갭 폭, 및 정렬 정확도를 고려하여 또한 결정된다.

상기 설명한 방법으로 박막을 형성한 후에, 300°C 내지 600°C 범위의 온도를 기판에 열을 가하여 솔벤트를 증발시켜, 전기 도전 박막을 형성한다. 이어서, 형성 및 기타 공정들은 상기 기술된 바와 동일한 방식으로 하여 수행한다.

III. 본 발명의 또 다른 모드에서, 기판의 표면에 드롭릿을 공급하기 전에 특정 처리를 행한다. 상세히, 드롭릿이 피착될 기판 기판을 소수성으로 하기 위한 공정을 행한다.

본 실시예에서, 소자 전극들을 갖는 기판에 드롭릿을 공급하기 전에, 기판의 표면이 소수성을 갖도록 처리된다. 상세히, 소수성을 달성하기 위한 처리는 HMOS(헥사메틸디실란), PHAMS, GSM, AMP, 또는 PES 등의 실란 결합 약품을 사용하여 수행된다.

소수성 처리는 예를 들면 스피너를 사용하여 기판 상에 실란 결합 약품을 코팅한 후 수심분 내지 수시간(예를 들면 15분) 100°C 내지 300°C(예를 들면 200°C) 범위의 온도로 기판에 열을 가함으로써 수행된다.

이 표면 처리는 드롭릿 공급 메커니즘을 사용하여 드롭릿을 기판 상에 공급할 때, 기판 상의 드롭릿의 모양의 양호한 재현 가능성을 얻을 수 있게 한다. 따라서, 기판 상의 드롭릿은 일정치 않은 형태로 팽창되지 않는다. 이것은 드롭릿의 양 및 그 모양을 제어함으로써 전기 도전 박막의 모양을 쉽게 제어할 수 있음을 의미한다. 결과적으로, 전기 도전 박막의 크기 및 두께의 개선된 재현 가능성 또는 균일성을 달성할 수 있다. 따라서, 전자 방출 수행에 있어 양호한 균일성을 유지하는 큰 영역에 걸쳐 상당량의 전자 방출 소자들을 형성할 수 있다.

본 발명에 따른 화상 형성 장치에 대해 이하 설명한다.

화상 형성 장치에서의 사용을 위한 전자 소스 기판은 기판 상에 다수의 표면 도전형 전자 방출 소자들을 배치함으로써 제작된다.

표면 도전형 전자 방출 소자들을 배치하는 한 방법은 이들을 서로에 대해 병렬로 배치하고 각각의 소자들의 각 단부를 서로 접속함으로써 사다리 형태로 만든다(이하 사다리형 전자 소스 기판이라 함). 또 다른 방법은 각 쌍의 소자 전극들을 X-방향 상호 접속부 및 Y-방향 상호 접속부들을 통해 서로 접속한 단순 매트릭스 형태로 배치하는 것이다. 사다리형 전자 소스 기판으로 구성된 화상 형성 장치에 있어서, 제어 전극(그리드 전극)은 전자 방출 소자들로부터 방출된 전자들의 주향을 제어하여야 한다.

본 실시예에 따라 제작된 전자 소스의 구조는 제6도를 참조하여 이하 상세히 설명한다. 제6도에서, 참조 부호 91은 전자 소스 기판, 92는 X-방향 상호 접속부, 93은 Y-방향 상호 접속부, 94는 표면 도전 전자 방출 소자, 95는 상호 접속부이다.

제6도에서, 유리 기판 등등은 전자 소스 기판(91)용 기판으로서 사용될 수 있으며, 여기서 미의 모양은 특정 응용에 따라 선택된다.

X-방향 와이어들(92)은 m개의 라인( $Ox1, Ox2, \dots, Oxm$ ), Y-방향 와이어들(93)은 n개의 라인( $Oy1, Oy2, \dots, Oyn$ )을 포함한다.

물질, 막 두께, 와이어 폭은 상당수의 표면 도전형 전자 방출 소자들에 거의 균일하게 전압이 공급되도록 적절하게 선택된다. 이들 m개의 X-방향 와이어들(92) 및 n개의 Y-방향 와이어들(93)은 개재층 절연층(도시 없음)에 의해 서로로부터 전기적으로 분리되며, 이들 와이어들은 매트릭스 형태(m, n은 모두 양의 정

수이다)로 배치된다.

개재된 절연층(도시 없음)은 전 영역에 걸쳐 X-방향 와이어들(92), 상이나, 전자 소스 기관(91)의 표면의 소망하는 부분 내에 형성된다. X-방향 와이어들(92) 및 Y-방향 상호 접속부들(93)은 대응하는 외부 단자에 각각 접속된다.

더우기, 표면 도전형 전자 방출 소자들(94)의 소자 전극들(도시 없음)은 m개의 X-방향 와이어들(92), n개의 Y-방향 와이어들(93), 및 와이어들(95)을 통해 전기적으로 접속된다.

표면 도전형 전자 방출 소자들은 기관 상이나 또는 개재된 절연층(도시 없음) 상에 직접 형성될 수 있다.

이하 상세히 기술하는 바와 같이, X-방향 와이어들(92)은 스캐닝 신호 발생 수단(도시 없음)에 전기적으로 접속되며, 이 수단에 의해 발생된 스캐닝 신호를 X-방향 와이어들(92)을 통해 각각 X-방향 로우에 배치된 표면 도전형 전자 방출 소자들(94)에 인가함으로써 이들 표면 도전형 전자 방출 소자들을 입력 신호에 따라 스캐닝하도록 한다.

한편, Y-방향 와이어들(93)은 변조 신호 발생 수단(도시 없음)에 전기적으로 접속되며, 이 수단에 의해 발생된 변조 신호를 Y-방향 와이어들(93)을 통해 각각 Y-방향 컬럼에 배치된 표면 도전형 전자 방출 소자들(94)에 인가함으로써 이들 표면 도전형 전자 방출 소자들을 입력 신호에 따라 변조하도록 한다.

스캐닝 신호와 변조 신호간 차와 동일한 전압을 구동 전압으로서 각각의 표면 도전형 전자 방출 소자 양단에 인가한다.

전술한 장치에서, 각 소자는 단순한 매트릭스 형태로 와이어를 통해 독립적으로 구동될 수 있다.

제7도, 제8a도, 제8b도, 및 제9도를 참조로, 전술한 방식으로 발생된 단순 매트릭스 형태의 와이어를 구비하는 전자 소스를 이용한 화상-형성 장치가 아래에서 설명된다. 제7도는 화상 형성 장치의 기본적인 구성을 도시하며, 제8a도 및 제8b도는 형광성 막을 도시하며, 제9도는 화상-형성 장치 및 NTSC 방식의 TV 신호에 따른장치를 구동하기 위한 구동 회로를 도시하는 블록도이다.

제7도에서, 참조 번호(91)는 기관상의 전자-방출 소자의 형성에 의해 얻어지는 전자 소스 기관을 나타낸다. (1081)은 전자 소스 기관(91)이 고정되는 후면판을 나타낸다. (1086)은 전면판으로서 글래스 기관(1083)과 그 후면 표면에 덮인 형광성 막(1084) 및 그 후면에 위치한 금속(메탈 백)(1085)으로 구성되며, (1082)는 지지 프레임에 나타내며, 여기서 엔벨로프(1088)는 상기 부재들로 형성된다.

참조 번호(94)는 전자 방출 소자를 나타내며, (92 및 93)은 각 표면 도전형 전자 방출 소자(94)의 한 쌍의 소자 전극에 각각 연결된 X-방향 와이어와 Y-방향 와이어를 나타낸다.

전술한 바와 같이, 엔벨로프(1088)는 전면판(1086), 지지 프레임(1082), 및 후면판(1081)으로 구성된다. 후면판(1081)의 주 목적은 전자 소스 기관(91)의 기계적 강도를 강화하는 것이다. 전자 소스 기관(91)이 자체로 충분한 기계적 강도를 가진다면, 후면판(1081)은 더이상 필요하지 않다. 그런 경우, 지지 프레임(1082)은 전자 소스 기관(91)에 직접 연결되어 엔벨로프(1088)는 전면판(1086), 지지 프레임(1082), 및 전자 소스 기관(91)로 형성된다.

제8a도 및 제8b도에서, 기준 번호(1092)는 형광 물질을 나타낸다. 단색의 경우에, 형광 물질(1092)은 단순한 형광 물질 자체로만 구성된다. 그러나, 컬러인 경우, 형광성 막은 형광 물질(1092)과 블랙 도전체(1091)를 포함하며, 형광 물질의 정렬에 좌우되는 블랙 스트라이프 또는 블랙 매트릭스라고 불린다. 컬러 디스플레이 장치에서, 블랙 스트라이프(블랙 매트릭스)는 3 원색의 형광 물질(1092) 사이의 경계에 배치되어 색상의 혼합을 감소한다. 블랙 스트라이프(블랙 매트릭스)는 또한 외부 광의 반사에 의한 형광성 막(1084)의 콘트라스트의 감소를 방지한다.

형광 물질은 단색형 또는 컬러형 형광성 막 두 경우 모두에서 피착 또는 인쇄에 의해 글래스 기관(1093) 상에 코팅된다.

제7도에서, 형광성 막(1084)의 내부 면은 보통 메탈 백(1085)로 덮여있다. 메탈 백의 목적은 형광 물질에 의해 내부쪽으로 방출된 광을 전면판(1086)에 직접적으로 반사하여 명도를 높이는 것이다. 다른 목적은 전자 빔 가속 전압이 인가된 전극으로 작용하는 것이다. 또한, 메탈 백은 형광 물질이 엔벨로프에서 발생된 음이온의 붕괴에 의해 손상되는 것을 방지한다. 메탈 백은 아래와 같이 형성된다. 형광성 막을 발생한 이후에, 형광성 막의 내부 표면은 평탄해진다(이 평탄화 공정은 일반적으로 필름(filming)으로 불린다). 다음으로, 알루미늄이 예를 들면 증착 공정에 의해 형광성 막상에 피착된다.

전면판(1086)은 형광성 막(1084)의 도전성을 증가시키기 위해서 형광성 막(1084)의 외곽 측면상에 (도시되지 않은) 투명 전극이 구비된다.

컬러 화상 형성 장치의 경우, 성분들이 병합되고 봉지되어 단일체가 될 때, 각 컬러의 형광 물질은 전자 방출 소자에 대응하는 정확한 위치에 배치되어야 하므로, 정확한 위치 지정이 요구된다.

봉지는 (도시되지 않은)배기 파이프(exhaust pipe)를 통해 약  $10^{-1}$  토르의 압력으로 엔벨로프(1088)의 내부를 소개한 이후에 수행된다. 엔벨로프(1088)를 봉지한 후에 충분히 낮은 값의 압력을 유지하기 위해, 게터링(gettering)이 수행된다. 게터링 공정에서, (도시되지 않은)적절한 위치에 배치된 게터는 엔벨로프(1088)의 봉지 직전 또는 직후에 가열되어 막을 소개한다. 게터는 일반적으로 주 성분으로서 바륨(Ba)을 함유하며, 게터를 소개함에 의해 형성된 막은 흡착성 특성을 가진다. 게터링에 의해서,  $1 \times 10^{-6}$  토르에서  $1 \times 10^{-7}$  토르 만큼의 낮은 압력을 유지하는 것이 가능하다. 통전 포밍 이후의 표면 도전 전자 방출 소자의 공정이 요구되는 대로 적절히 결정된다.

제5도는 전자 방출 수행을 촉진하기 위한 촉진 시스템의 도식적 도면이다. 제5도에서, (81)은 소자에 소자 전압(V)을 공급하기 위한 전력을 나타내며, (80)은 소자 전극(2 및 3)사이의 전기적으로 도전성인 박막(4)을 통해 흐르는 소자 전류(I<sub>r</sub>)를 측정하기 위한 아메터(ammeter)를 나타내며, (84)은 전자의 소자 방

출 영역에 의해 방출되는 방출 전류( $I_e$ )를 측정하기 위한 애노드 전극을 나타내며, (83)은 애노드 전극 (84)에 전압을 공급하기 위한 고 전압 전력을 나타내며, (85)는 진공 챔버를 나타내며, (86)은 진공 펌프를 나타낸다.

제9도에서 도시된 블록도를 참조로, 화상 형성 장치를 구동하기 위한 구동 회로의 회로 구조는 단순 매트릭스 형의 전자 소스를 구비하여 NTSC 텔레비전 신호에 의해 디스플레이된 텔레비전 화상이 아래에 설명된다. 제9도에서 도시된 것처럼, 구동 회로는 디스플레이 패널(1101), 스캐닝 회로(1102), 제어 회로(1130), 시프트 레지스터(1104), 라인 메모리(1108), 동기화 신호 여기 회로(1106), 변조 신호 발생기(1107) 및 DC 전압 소스( $V_x$  및  $V_a$ )를 포함한다.

이 부품들은 아래에 상세히 설명된다.

디스플레이 패널(1101)은 단자(Dox1 내지 Doxm), 단자(Doy1 내지 DoyN), 및 고전압 단자(Hv)를 통해 외부 전기 회로에 연결된다. 디스플레이 패널내에 배치된 전자 소스는 다음과 같이 이 단자들을 통해 구동된다.  $m \times n$  매트릭스 형태로 정렬된 표면 도전 전자 방출 소자는 단자(Dox1 내지 Doxm)를 통해 인가된 스캐닝 신호에 의해 행 대 행(1회에 n개의 소자)으로 구동된다.

단자(Doy1 내지 DoyN)를 통해, 변조 신호는 전술한 스캐닝 신호에 의해 선택된 라인내에 배치된 각 표면 도전형 전자 방출 소자에 인가되어 각 소자에 의해 방출된 전자 빔을 제어한다. 이 전압은 각 표면 도전형 전자 방출 소자로부터 방출된 전자 빔을 가속하도록 이용되어 전자는 형광 물질을 여기시키기에 충분한 큰 에너지를 얻는다.

스캐닝 회로(1102)는 아래처럼 동작한다. 스캐닝 회로(1102)는 n개의 스위칭부[제9도에서의 S1 내지 Sm]를 포함한다. 각 스위칭부는 DC 전압 소스에 의해 출력되는 전압( $V_x$ ) 또는 0 V(접지 레벨)을 선택하여 그 선택된 전압은 단자(Dox1 내지 Doxm)를 통해 디스플레이 패널(1101)에 공급된다. 각 스위칭부(S1 내지 Sm)는 FET와 같은 스위칭 소자로 형성된다. 이 스위칭부(S1 내지 Sm)는 제어 회로(1103)에 의해 공급된 제어 신호(Tscan)에 응답하여 동작한다.

DC 전압 소스( $V_x$ )의 출력 전압은 고정값으로 설정되어 스캔되지 않은 소자는 표면 도전형 전자 방출 소자의 전자 방출 임계 전압보다 작은 전압으로 공급된다.

제어 회로(1103)는 다양한 회로의 제어를 담당하며, 화상은 외부 회로로부터 공급되는 화상 신호에 따라 바르게 디스플레이된다. 다음에 상세히 설명될 동기화 신호 여기 회로(1106)로부터 수신된 동기화 신호(Tsync)에 응답하여, 제어 회로(1103)는 제어 신호(Tscan, Tsft 및 Tmry)를 발생하며 이 제어 신호들을 대응하는 회로로 전송한다.

동기화 신호 여기 회로(1106)는 외부 회로로부터 공급된 NTSC 텔레비전 신호로부터의 동기화 신호 성분과 말광 신호 성분을 여기하는 방식으로 공통 필터 회로로 구성된다. 제9도에서 동기화 신호 여기 회로(1106)에 의해 여기된 동기화 신호가 단순히 Tsync로 표시되지만, 실제 동기화 신호는 수직 동기화 신호 및 수평 동기화 신호로 구성된다. 제9도에서 텔레비전 신호로부터 여기된 화상 말광 신호 성분은 DATA로 표시된다. 이 DATA 신호는 시프트 레지스터(1104)에 인가된다.

시프트 레지스터(1104)는 시간 순서대로 DATA 신호를 수신하고 화상의 라인 대 라인의 병렬 형태의 신호로 변환한다. 전술한 시프트 레지스터(1104)의 변환 동작은 제어 회로(1103)에 의해 발생된 제어 신호(Tsft)에 응답하여 수행된다. 이 제어 신호(Tsft)는 시프트 레지스터(1104)에 대한 시프트 클럭 신호로서 작용한다는 것을 의미한다.

병렬 형태로 변환된 이후에, 병렬 신호(Id1 내지 Idn)로 구성된 화상 데이터의 1 라인은 시프트 레지스터(1104)로부터의 출력이다[그러므로 n개의 전자 방출 소자를 구동한다].

라인 메모리(1105)는 소망하는 시간동안 화상 데이터의 1 라인을 저장한다. 이는, 라인 메모리(1105)는 제어 회로(1103)에 의해 발생된 제어 신호(Tmry)의 제어하에 데이터(Id1 내지 Idn)를 저장한다. 저장된 데이터의 내용물은 라인 메모리(1105)로부터의 데이터(I'd1 내지 I'dn)와 같은 출력이며, 변조 신호 발생기(1107)에 인가된다.

변조 신호 발생기(1107)는 각 화상 데이터(I'd1 내지 I'dn)에 따른 신호를 발생하여 각 표면 도전형 전자 방출 소자는 변조 신호 발생기(1107)에 의해 발생된 대응된 변조 신호에 의해 구동되며, 변조 신호 발생기(1107)의 출력 신호는 단자(Doy1 내지 DoyN)를 통해 디스플레이 패널(1101)의 표면 도전형 전자 방출 소자에 인가된다.

본 발명에서 이용된 전자 방출 소자는 아래에서 설명되는 방출 전류( $I_e$ )에 관한 중요한 특성을 갖는다. 전자의 방출에 있어서, 뚜렷한 임계 전압( $V_{th}$ )가 존재한다. 이는 임계 전압( $V_{th}$ )보다 큰 전압이 전자 방출 소자에 인가될 때에만 전자 방출 소자는 전자를 방출할 수 있다는 것을 의미한다.

전자 방출 소자에 인가된 전압이 임계 전압보다 큰 경우에, 방출 전류는 인가 전압의 변화에 따라 변한다. 전자 방출 임계 전압( $V_{th}$ )과 인가된 전압의 방출 전류의 의존도는 물질, 구조 및 생산 기술에 크게 좌우된다.

전자 방출 소자가 펄스 전압에 의해 구동될 때, 전압이 전자 방출 임계 전압보다 작다면, 전자가 방출하지 않고, 펄스 전압이 임계 전압보다 클 때, 전자 빔이 방출된다. 그러므로, 펄스의 피크 전압( $V_m$ )을 가변시킴으로써 전자 빔의 강도를 조절하는 것이 가능하다. 또한, 펄스 폭( $P_w$ )을 가변함으로써 전자 빔에 의해 수송되는 전하의 양을 제어하는 것이 가능하다.

전술한 것처럼, 전압 변조 또는 펄스 폭 변조를 기본으로한 기술은 전자 방출 소자를 제어하도록 채택되어 전자 방출 소자는 입력 신호에 따라 전자를 방출한다. 전압 변조 기술이 채택되면, 변조 신호 발생기(1107)는 고정된 폭을 가지며 입력 데이터에 따라 변화하는 피크 전압을 가지는 펄스를 발생하도록 설계된다.

반면에, 펄스 폭 변조 기술이 채택되면, 변조 신호 발생기(1107)는 고정된 펄스 전압을 가지며 입력 데이터에 따라 변하는 폭을 가진 펄스를 발생하도록 설계된다.

전술한 동작에 따라, TV 화상은 디스플레이 패널(1101)상에 디스플레이된다. 전술한 회로에서, 시프트 레지스터(1104) 및 라인 메모리(1105)는 화상 신호의 병렬에서 직렬로의 변환과 저장 동작이 소망하는 비율로 바르게 수행되는 한 아날로그형 또는 디지털형 중 하나가 될 수 있다.

상기 회로에서 디지털 기술이 채택될 때, 아날로그 디지털 변환기가 동기화 신호 여기 회로(1106)의 출력에 연결되어야 해서 동기화 신호 여기 회로(1106)의 출력 신호(DATA)는 아날로그 형에서 디지털 형으로 변환된다. 또한, 라인 메모리(1105)가 디지털 신호를 출력하느냐 아날로그 신호를 출력하느냐에 의해 적절한 형의 변조 신호 발생기(1107)가 선택되어야 한다.

디지털 신호를 이용하는 전압 변조 기술이 채택될 때, 변조 신호 발생기(1107)는 디지털 아날로그 변환기와 증폭기를 포함해야 한다.

펄스 폭 변조의 경우, 변조 신호 발생기(1107)는 예를 들면 고속 신호 발생기, 신호 발생기에 의해 발생되는 펄스의 수를 카운트하기 위한 카운터, 및 카운터의 출력값과 전술한 메모리의 출력값을 비교하기 위한 비교기의 결합으로 구성된다. 필요하다면, 증폭기가 또한 추가되어 비교기에 의해 출력된 펄스 폭 변조 신호의 전압이 표면 도전형 전자 방출 소자를 구동하기에 충분히 큰 전압으로 증폭된다.

반면에, 아날로그 신호를 이용하는 전압 변조 기술이 채택된 경우에, 연산 증폭기와 같은 증폭기가 변조 신호 발생기(1107)로 이용된다. 필요하다면 레벨 시프터가 추가된다. 펄스 폭 변조 기술이 아날로그 기술과 결합된 경우, 전압 제어 오실레이터(VCO)는 변조 신호 발생기(907)로 이용될 수 있다. 필요하다면, 증폭기는 또한 여기에 추가되어 VCO의 출력 전압은 표면 도전형 전자 방출 소자를 구동하기에 충분히 큰 전압으로 증폭된다.

본 발명에 따라 전술한 방식으로 구성된 화상 디스플레이 소자에서, 전자는 외부 단자(Dox1 내지 Doxm 와 Doy1 내지 Doyrn)를 통해 전압을 인가함으로써 각 전자 방출 소자로 방출된다. 방출된 전자는 고정전압 단자(Hv)를 통해 백-메탈(1085) 또는 (도시되지 않은)투명 전극에 인가된 고정전압에 의해 가속된다. 가속된 전자는 형광성 막을 때려서 형광성 막으로부터 광이 방출된다. 결과적으로, 형광성 막으로부터 방출된 광에 의해 화상이 형성된다.

본 발명의 화상 형성 장치가 양호한 실시예를 참조로 위에서 설명되었지만, 구성 및 물질에 있어서의 다양한 변형이 가능하므로 본 발명은 도시된 상세한 부분에 국한되지 않는다. 또한, NTSC 규격에 따른 입력 신호가 이용되었지만, PAL 또는 SECAM과 같은 다른 규격에 따른 입력 신호도 채택될 수 있다. 전술한 규격보다 많은 수의 라인으로 구성된 MUSE 규격 및 다른 고품위 텔레비전 규격의 TV 신호 또한 채택될 수 있다.

사다리형(ladder-type) 전자 소스 기관 및 그 전자 소스 기관을 이용한 화상 디스플레이 장치가 제10도 및 제11도를 참조로 아래에 설명된다.

제10도에서, 참조 번호(1110)는 전자 소스 기관을 표시하며, (1111)은 전자 방출 소자를 표시하며, 또한 (1112)는 전자 방출 소자를 공통으로 연결하기 위한 상호 결선(Dx1 내지 Dx10)을 표시한다. 사다리형 전자 소스 기관에서, 다수의 전자 방출 소자(1111)는 x 방향을 따른 (소자 행으로 참조되는)라인 내의 기관(1110)상에 배치되며, 다수의 소자 라인은 기관상에 병렬로 배치된다. 구동 전압은 대응하는 공통 상호 결선을 통해 각 소자 행에 인가되어 인가된다. 즉, 전자 방출 임계값보다 큰 전압이 소자 행에 인가되어 활성화되면, 전자 빔은 이 소자 행으로부터 방출된다. 반면에, 전자 방출 임계값보다 작은 전압으로 인가된 소자 행에 의해서는 전자가 방출되지 않는다. 행 상호 결선 중에 예를 들면 Dx2 및 Dx3가 공통으로 연결된다.

제11도는 사다리형 전자 소스를 구비한 화상 형성 장치의 도식적 도면이다. 제11도에서, 참조 번호(1120)은 그리드 전극을 표시하며, (1121)은 전자가 통과하는 개구부를 표시하며, (1122)는 케이스의 외부로 연장되는 외부 단자(Dox1, Dox2, ..., Doxm)를 표시하며, (1123)은 그리드 전극(1120)에 연결되며 외부로 연장되는 외부 단자(D1, D2, ..., Dn)를 표시하며, (1124)는 각 행에 배치된 소자들이 전술한 방식으로 공통으로 연결된 전자 소스 기관을 표시한다. 제7도 및 제10도에서, 유사한 부재가 유사한 번호에 의해 표시된다. (제7도에서의) 전술한 단순 매트릭스 화상 형성장치와 그리드 전극(1120)면에서 상이한 이 실시예의 화상 형성 장치는 전자 소스 기관(1110) 및 전면판(1086)사이 배치된다.

전술한 것처럼, 그리드 전극(1120)이 기관(1110)과 전면판(1086)사이의 가운데에 배치된다. 그리드 전극(1120)은 표면 도전형 전자 방출 소자에 의해 방출된 전자 빔을 변조하기 위해서 이용된다. 그리드 전극(1120)은 사다리형으로 정렬된 소자 행에 수직인 방향으로 연장된 스트라이프형 전극을 포함하는 데, 스트라이프형 전극은 각 전자 방출 소자에 대응하는 위치에 배치된 원형 개구부(1121)를 가져서 전자 빔이 그 개구부를 통과한다. 그리드의 형태와 위치는 제11도에 도시된 것에 국한되지 않는다. 예를 들면, 많은 개구부가 그들당 형태로 배치될 수 있다. 또한, 개구부는 표면 도전형 전자 방출 소자의 부근 또는 주변의 위치에 제공된다.

케이스로부터 외부로 연장된 단자(1122) 및 케이스로부터 외부로 연장된 그리드 단자(1123)이 (도시되지 않은)제어 회로로 전기적으로 연결된다.

상기 화상 형성 장치에서, 화상 변조 신호의 1 라인은 행 대 행으로 인가된 구동 신호에 동기화되어 그리드 전극 열에 인가되어(스캐닝 동작), 인광 물질에 대한 전자 빔의 조사를 제어하며 라인 대 라인의 화상을 디스플레이한다.

본 발명에 따른 화상 형성 장치는 텔레비전 시스템에만 응용되지 않고, 비디오 회의 시스템, 컴퓨터 시스템용 디스플레이 등과 같은 다른 디스플레이 시스템에 응용될 수 있다. 더우기, 본 발명에 따른 화상 형성 장치는 감광성 드럼 및 다른 기기에 연결되어 광 프린터를 형성한다.

[예]

특정 예에 의해, 본 발명은 아래에 더 자세히 설명된다.

[예 1]

아래에 상세히 설명될 사진 석판술을 이용해서, 제12도에 도시된 것처럼 소자 전극(x-방향 와이어(72) 및 y-방향 와이어(73))이 매트릭스 형태로 배치되는 기판 상의 전자 방출 영역으로 할당된 영역(1801)내에 전자 방출 영역이 형성되어, 다수의 표면 도전형 전자 방출 소자가 배치되는 전자 소스 기판을 생산한다.

전극이 형성되어, x-방향 와이어 및 y-방향 와이어에서 (도시되지 않은)절연체에 의해 각자로부터 전기적으로 절연된다. 제1a도 내지 제1d도는 표면 도전형 전자 방출 소자의 제조 공정의 흐름을 도시하며, 제2a도 내지 제2b도는 제조된 표면 도전형 전자 방출 소자의 평면도 및 횡단면도를 도시한다.

소자 전극은 아래에 설명된 공정에 따른 사진 석판술에 의해 기판상에 형성된다.

(1) 절연 기판(1)으로서 석영 기판이 채택되었다. 석영 기판은 유기 용매로 세정된다. 다음으로, Ni 성분인 전극(2 및 3)이 일반 증착 기술과 사진 석판술을 이용해서 기판(1)상에 형성된다(제1a도). 전극들(2)이 형성되어 전극들 사이의 간격(L1)은 2  $\mu\text{m}$ 이고, 전극들의 폭(W1)은 600  $\mu\text{m}$ 이고, 두께는 1000  $\text{\AA}$ 이다.

(2) 드롭렛 공급 매카니즘의 역할을 하는 압전 소자(piezo-electric device)를 구비한 잉크-젯 분사 장치(6)를 이용해서, 유기 팔라듐(palladium)을 함유하는 용매(ccp-4230, 오쿠노-세이마쿠사 제품)의 60  $\mu\text{m}$  드롭렛(1 도트)이 전극들(2 및 3)사이에 피착되어 폭(W1)이 300  $\mu\text{m}$ 인 박막(4)이 형성된다(제1b도). 상기 예에서, 전극(2 및 3)사이의 절연 기판(1)상에 형성된 오목한 공간의 용적은 120  $\mu\text{m}^3$ 이다.

(3) 다음으로, 300°C에서 10분간 열처리가 행해져서 (제1c도에서)박막(4)의 역할을 하고 산화 팔라듐(PdO) 입자로 구성된 입자막이 형성 된다. 전술한 것처럼, 입자막이란 용어는 다수의 입자로 구성된 막을 지칭하며, 여기서 입자는 막내에서 산란되거나 또는 입자는 산란되어 각자에 인접하거나 각자에 오버랩 된다(또는 아일랜드의 형태로 배치된다).

(4) 전압이 전극(2 및 3)의 양단에 인가되어 박막(4)은 포밍 공정(통전 포밍 공정)을 거쳐서 전자 방출 영역(5)을 형성한다(제1d도).

전술한 방식으로 제조된 전자 소스 기판을 이용하며, 엔벨로프(1088)이 전면판(1086), 지지 프레임(1082), 및 후면판(1081)로 형성 된다. 다음으로 엔벨로프(1088)가 봉지된다. 그러므로 디스플레이 패널이 얻어진다. 또한, 제9도에서 도시된 것과 같은 NTSC 텔레비전 신호에 따른 텔레비전 화상을 디스플레이 할 수 있는 구동 회로를 구비한 화상 형성 장치가 제조된다.

전술한 방식으로 제조된 전자 방출 소자, 전자 방출 소자를 이용해서 제조된 전자 소스 기판, 디스플레이 패널, 및 화상 형성 장치 모두는 양호한 성능을 가지며 문제점이 검출되지 않는다. 또한, 본 예에 설명된 표면 도전형 전자 방출 소자를 제조하는 방법에 따라, 박막(4)이 드롭렛을 기판상에 제공함으로써 형성되므로 박막(4)을 패터닝하는 공정이 더 이상 필요치 않다. 또한, 박막(4)이 불필요하게 용매를 소비하지 않고 단지 1 드롭렛(1 도트)으로 형성된다.

[예 2]

소자 전극이 사다리형으로 기판상에 형성되어 소자 전극의 폭(W1)은 600  $\mu\text{m}$ , 소자 전극 사이의 간격은 2  $\mu\text{m}$ , 소자 전극의 두께는 1000  $\text{\AA}$ 이다. (제13조)상기 기판을 이용하며, 표면 도전형 전자 방출 소자가 예 1과 유사한 방식으로 제조된다. 제13도에서, 참조 번호(1301)은 기판을 표시하고, 참조 번호(1302)는 와이어를 표시한다.

상기에서 얻어진 전자 소스 기판을 이용하며, 엔벨로프(1088)가 예 1과 유사한 방식으로 전면판(1086), 지지 프레임(1082), 후면판(1081)로 형성된다. 다음으로 엔벨로프(1088)는 봉지된다. 그래서 디스플레이 패널이 얻어진다. 또한, 제9도에 도시된 것처럼 NTSC 텔레비전 신호에 따른 텔레비전 화상을 디스플레이 할 수 있는 구동 회로를 구비한 화상 형성 장치가 제조된다. 최종 장치는 예 1에서와 같은 양호한 성능을 보인다.

[예 3]

소자 전극이 전술한 방식으로 기판상에 매트릭스 형태로 형성된다. 다음으로, 표면 도전형 전자 방출 소자가 예 1과 유사한 방식의 버블-젯 방식의 전술한 잉크-젯 분사 장치를 이용해서 상기 기판상에 제조된다(제12도).

얻어진 전자 소스 기판을 이용하며, 엔벨로프(1088)가 예 1과 유사한 방식으로 전면판(1086), 지지 프레임(1082), 및 후면판(1081)로 형성된다. 다음으로 엔벨로프(1088)가 봉지된다. 그러므로 디스플레이 패널이 얻어진다. 또한, 제9도에서 도시된 것과 같이 NTSC 텔레비전 신호에 따른 텔레비전 화상의 디스플레이가 가능한 구동 회로를 구비한 화상 형성 장치가 제조된다. 최종 장치는 예 1에서와 같은 양호한 성능을 보인다.

[예 4]

소자 전극이 전술한 방식으로 기판 상에 형성된다(제13도). 다음으로, 표면 도전형 전자 방출 소자가 예 1과 유사한 방식으로 버블-젯 방식의 잉크-젯 분사 장치를 이용해서 기판상에 제조된다.

얻어진 전자 소스 기판을 이용해서, 엔벨로프(1088)가 예 1과 유사한 방식으로 전면판(1086), 지지 프레임(1082), 및 후면판(1081)로 형성된다. 다음으로 엔벨로프(1088)가 봉지된다. 그러므로 디스플레이 패널이 얻어진다. 또한, 제9도에서 도시된 것과 같이 NTSC 텔레비전 신호에 따른 텔레비전 화상의 디스플레이가 가능한 구동 회로를 구비한 화상 형성 장치가 제조된다. 최종 장치는 예 1에서와 같은 양호한 성능을

보인다.

[예 5]

표면 도전형 전자 방출 소자는 박막(4)이 0.05 wt%의 팔라듐 아세테이트(acetate) 수성(aqueous) 용매로 형성된다는 것만 제외하고는 예 1과 동일한 방식으로 제조된다. 본 예에서 이용되는 용매가 예 1의 것과 상이하지만, 얻어진 장치는 예 1에서와 같은 양호한 성능을 보인다.

얻어진 전자 소스 기관을 이용하여, 엔벨로프(1088)은 예 1과 유사한 방식으로 전면판(1086), 지지 프레임(1082), 및 후면판(1081)로 형성된다. 다음으로 엔벨로프(1088)가 봉지된다. 그러므로 디스플레이 패널이 얻어진다. 또한, 제9도에서 도시된 것과 같이 NTSC 텔레비전 신호에 따른 텔레비전 화상의 디스플레이가 가능한 구동 회로를 구비한 화상 형성 장치가 제조된다. 최종 장치는 예 1에서와 같은 양호한 성능을 보인다.

[예 6]

표면 도전형 전자 방출 소자는 1 드롭릿의 양이 30  $\mu\text{m}^2$ 이며 2개의 드롭릿(2도트)이 각 소자에 공급된다는 것만 제외하고는 예 1과 동일한 방식으로 제조된다. 얻어진 소자가 예 1에서와 같은 양호한 성능을 보인다. 이는 적절한 양의 용매가 공급된다면, 소망하는 박막이 형성될 수 있다는 것을 의미한다.

얻어진 전자 소스 기관을 이용하여, 엔벨로프(1088)가 예 1과 유사한 방식으로 전면판(1086), 지지 프레임(1082), 및 후면판(1081)로 형성된다. 다음으로 엔벨로프(1088)가 봉지된다. 그러므로 디스플레이 패널이 얻어진다. 또한, 제9도에서 도시된 것과 같이 NTSC 텔레비전 신호에 따른 텔레비전 화상의 디스플레이가 가능한 구동 회로를 구비한 화상 형성 장치가 제조된다. 최종 장치는 예 1에서와 같은 양호한 성능을 보인다.

[예 7]

표면 도전형 전자 방출 소자는 1 드롭릿의 양이 200  $\mu\text{m}^2$ 이라는 것만 제외하고는 예 1과 동일한 방식으로 제조된다.

박막의 폭이 제3도에서 도시된 전극(2 및 3)의 폭보다 크지만, 최종 소자는 양호한 전자 방출 성능을 보인다.

얻어진 전자 소스 기관을 이용하여, 엔벨로프(1088)은 예 1과 유사한 방식으로 전면판(1086), 지지 프레임(1082), 및 후면판(1081)로 형성된다. 다음으로 엔벨로프(1088)가 봉지된다. 그러므로 디스플레이 패널이 얻어진다. 또한, 제9도에서 도시된 것과 같이 NTSC 텔레비전 신호에 따른 텔레비전 화상의 디스플레이가 가능한 구동 회로를 구비한 화상 형성 장치가 제조된다. 최종 장치는 예 1에서와 같은 양호한 성능을 보인다.

그러나, 전자 방출 영역(5)의 길이의 증가는 성능의 변화에 초래된 소자 전극의 길이 이상이므로, 화질은 예 1 내지 예 6에 비해 상대적으로 열악하다.

[예 8]

전자 방출 소자가 제14도에 도시된 장치를 이용해서 제조된다. 드롭릿을 공급하는 공정이 제15도의 흐름도에서 도시된 방식으로 수행된다.

제14도에서, 참조 번호(1)은 절연 기관, (2 및 3)은 전극, (4)는 드롭릿, (5)는 박막, (6)은 전자 방출 영역, (7)은 잉크-젯 분사 장치, (8)은 발광 수단, (9)는 광 수신 수단, (10)은 단(stage), (11)은 제어기를 표시한다.

제조는 아래와 같이 수행된다.

#### (1) 전극 형성 공정

절연 기관(1)으로서, 플랫 글래스 기관이 채택된다. 글래스 기관은 유기 용매로 세정된다. 다음으로, Ni 성분의 전극(2 및 3)이 증착 기술 및 사진 석판술을 이용해서 기관(1)상에 형성된다. 전극(2)이 간격이 3  $\mu\text{m}$ 이고 폭이 500  $\mu\text{m}$ 이며 두께가 1000 Å이 되도록 형성된다.

#### (2) 위치 지정 공정

잉크-젯 분사 장치(7)에 있어서, 버블-젯 방식의 잉크-젯 분사 장치에 의한 용매의 드롭릿을 분사할 수 있는 잉크-젯 프린트 헤드가 채택된다. 광 신호를 검출하고 이를 전기적 신호로 변환하기 위한 광 수신 수단(9)의 역할을 하는 광 센서가 프린트 헤드의 한 측에 배치된다. 전극(2 및 3)을 가진 절연 기관(1)이 단(10)상에 놓이고 그 곳에 고정된다. 절연 기관(1)의 후면이 발광 수단(8)의 역할을 하는 발광 다이오드로부터 방출된 광에 의해 조사된다. 제어기(11)의 제어하에, 단(10)은 모니터링하는 동안 광 수신 수단(9)과 함께 이동되며, 광은 소자 전극(2 및 3)사이의 영역을 통과하며 잉크-젯의 위치는 소자 전극(2 및 3)사이의 정확한 위치에 도달한다.

#### (3) 드롭릿 공급 공정

잉크-젯 분사 장치(7)를 이용하며, 박막(임지막; 5)의 물질의 역할을 하는 유기팔라듐(ccp-4230, 오후노-세미야쿠사 제품)을 함유하는 용매의 드롭릿(4)이 전극(2 및 3)사이에 피착된다.

#### (4) 드롭릿 검출 공정

위치 지정 공정과 유사한 방식으로, 드롭릿(4)가 적절하게 공급되었는지 체크된다.

본 예에서 드롭릿(4)가 정확한 위치에 피착되며, 드롭릿(4)이 소자 전극(2 및 3)사이에 공급되지 않는다면, 드롭릿 검출 공정에서 드롭릿이 성공적으로 공급된다는 결론이 날때까지 드롭릿 공급 공정은 반복적

으로 수행된다. 이로써 박막(4) 포밍 공정 동안 박막(4)내에 생성되는 불량품의 수를 줄인다.

#### (5) 가열 공정

드롭릿이 피착된 절연 기판(1)이 300 °C로 10분간 가열되어 산화 팔라듐(PdO)입자로 구성된 입자막이 형성된다. 그러므로, 박막(5)이 얻어진다. 최종 박막의 직경은 150 μm이며, 소자 전극(2 및 3)사이의 실질적으로 중심 위치에 위치한다. 두께는 100 Å이며, 시트 저항은  $5 \times 10^{-4} \Omega/\text{평방}$ 이다.

전술한 것처럼, "입자막"이라는 용어는 다수의 입자로 구성된 막을 지칭하며, 입자는 막내에 산란되거나 입자는 각자에 인접하거나 각자에 오버랩하도록 배치된다(또는 아일랜드의 형태로 배치된다).

전술한 방식으로 얻어진 표면 도전형 전자 방출 소자는 포밍 공정을 거치게 된다. 최종 소자는 양호한 성능을 보인다.

#### [예 9]

제16도는 본 예에서 채택된 제조 장치를 이용한 드롭릿 공급 공정을 도시한다.

본 예에서, 전극은 예 8과 유사한 방식으로 형성된다. 다음으로, 위치 지정은 단(10)을 이동시키는 대신에 각자에 인접하게 배치된 잉크-젯 분사 장치(7) 및 광 수신 수단(9)이 제어 수단(12)에 의해 이동되는 점만 제외하고는 예 8과 동일한 방식으로 수행된다. 그 이후에, 드롭릿 공급 공정, 드롭릿 검출 공정, 및 가열공정이 예 8과 동일한 방식으로 수행되어 표면 도전형 전자 방출 소자를 얻게 된다. 본 예에서, 발광 수단(8)은 광 수신 수단(9)의 이동과 동기화되어 이동 가능한 (도시되지 않은)매커니즘으로 구비된다.

전술한 방식으로 얻어진 표면 도전형 전자 방출 소자는 예 8과 같이 양호한 소자 성능을 보인다.

#### [예 10]

제17도는 본 예에서 채택된 제조 장치를 이용한 드롭릿 공급 공정을 도시한다.

본 예에서, 전극은 예 8과 유사한 방식으로 형성된다. 본 예에서, 발광 수단, 잉크-젯(7), 및 광 수신 수단(9)은 각자에 인접하게 위치하며, 소자 전극(2 및 3)사이의 위치는 발광 수단(8)에 의해 방출된 광의 검출에 의해 검출되며, 다음으로 기판으로부터 반사된다. 그 이후에, 드롭릿 공급 공정, 드롭릿 검출 공정, 및 가열공정이 예 8과 동일한 방식으로 수행되어 표면 도전형 전자 방출 소자를 얻게 된다.

전술한 방식으로 얻어진 표면 도전형 전자 방출 소자는 예 8과 같이 양호한 소자 성능을 보인다.

#### [예 11]

본 예에서, 제21도에 도시된 것과 같은 전자 소스 기판을 이용한 전자 빔 생성 장치가 제조된다.

먼저, 다수의 전자 방출 소자가 예 8과 유사한 방식으로 절연 기판(1)상에 형성된다. 전자 전송 홀(14)을 가지는 그리드(변조 전극(13))이 절연 기판(1)상에 배치되어 그리드(13)의 지향 방향은 소자 전극(2 및 3)에 수직적이어서 전자 빔 발생 장치를 형성한다.

전술한 방식으로 얻어진 전자 소스의 성능이 검토된다. 전자 방출 소자에 의해 방출된 전자 빔이 그리드(13)에 인가된 정보 신호에 응답하여 온-오프 방식으로 절환된다. 그리드(13)에 인가된 정보 신호에 따른 전자 빔의 전자의 양을 연속적으로 제어하는 것이 또한 가능하다. 또한, 전자 방출 소자 가운데의 전자 빔의 전자의 양의 변화량은 매우 작다.

#### [예 12]

다수의 전자 방출 소자가 예 11과 유사한 방식으로 형성된 기판을 이용하여, 제11도에서 도시된 것과 같은 그리드를 구비한 화상 형성 장치가 제조된다. 최종 화상 형성 장치는 어떤 문제점없이 양호한 성능을 보인다.

#### [예 13]

제8도와 유사한 방식으로 다수의 전자 방출 소자가 형성되는 기판을 이용하여, 제7도에 도시된 것과 같은 화상 형성 장치가 제조된다. 최종 화상 형성 장치는 아무런 문제점없이 양호한 성능을 보인다.

#### [예 14]

본 발명의 잉크-젯 방식에 따라, 제22도에 도시된 것처럼 표면 도전형 전자방출 소자가 기판상에 형성되며 그 기판상의 내부 결선이  $10 \times 10$  매트릭스 형태로 형성된다. 제31a도는 각 유닛 셀을 도시하는 확대도이다. 각 유닛 셀은 각각에 수직 방향으로 연장된 와이어(241 및 242), 각 소자 전극이 와이어에 연결되는 대향 위치에 배치된 소자 전극(2 및 3)을 포함한다. 와이어(241 및 242)이 프린팅 기술을 이용해서 형성된다. 와이어의 단면에서, 와이어들은 (도시되지 않은)절연체에 의해서 각자로부터 전기적으로 절연된다. 대향 소자 전극(2 및 3)이 사진식각술에 의해 패터닝된 증착된 막으로 형성된다. 소자 전극 사이의 틈의 폭은 500 μm이고, 소자 전극의 막 두께는 30 nm이다. 본 발명의 잉크-젯 방식에 따라, 유기 팔라듐(0.5 wt% 농도의 Pd)을 함유하는 용매의 잉크 드롭릿이 소자 전극들 사이의 틈의 중심부 위치 상에 수차례 분사되어 드롭릿(7)을 형성한다. 다음으로, 건조 공정 및 베이킹 공정(350 °C에서 30분간) 수행된다. 그러므로, 직경이 약 300 μm이고 두께가 20 nm이며 PdO 입자로 구성된 원형의 도전성 박막이 얻어진다.

제23도는 본 발명의 잉크-젯 방식에 따른 박막을 형성하기 위해 이용되는 분사 제어 시스템의 블록도이다. 상기 도면에서, 참조 번호(1)은 유닛 셀이 형성되는 기판을 표시한다. 참조 번호(2 및 3)은 대향 소자 전극, (1501)은 잉크-젯 분사 장치의 분사 노즐(nozzle), (1502)는 드롭릿과 관련된 정보를 검출하기 위한 광학 시스템을 각각 표시한다. 참조 번호(1503)은 검출 광학 시스템과 분사 노즐, 잉크 탱크, 공급 시스템으로 구성된 잉크-젯 카드리지가 장착된 변위 제어 매커니즘을 표시한다. 변위 제어 매커니즘(1503)은 매트릭스형 와이어를 구비한 기판상에서 유닛셀로부터 다른 셀까지의 운동을 설명하는 데



략적 조절 메카니즘과 유닛 셀내의 수평적 위치 지정과 기관 및 분사 노즐 사이의 간격을 조절하기 위한 정밀한 조절 메카니즘을 포함한다. 본 예에서, 잉크-젯 분사 장치로서 압전 잉크-젯 분사 장치가 채택된다. 광학 검출 시스템에 있어서, 수직 반사형이 이용된다.

본 예에서, 드롭렛과 관련된 정보가 본 발명의 방법에 따라 검출되며, 분사동작이 검출 정보를 기준으로 제어되며, 아래에 상세히 설명된다.

본 예에서, 드롭렛의 양은 분사 동작의 횟수를 제어함으로써 제어되며, 각 분사 동작에서의 드롭렛의 양은 고정값으로 유지된다. 압전 잉크-젯 소자에서, 각 동작에서 분사된 드롭렛의 양은 드롭렛을 분사하기 위한 압전부에 인가된 전압 펄스의 높이 및 폭을 제어함에 의해 제어된다. 전정의 예에서, 각 분사 동작에서 분사 노즐을 통해 분사된 드롭렛의 양은 10ng로 고정되어 총량이 100ng인 드롭렛이 10번의 분사 동작에 의해 얻어진다.

변위 제어 메카니즘이 현재의 조절 정보를 기준으로 구동되어 분사 노즐의 단부는 유닛 셀내의 전극 사이의 틈의 중심부에서 5mm 위인 위치가 된다. 다음으로, 분사 동작이 주어진 구동 조건에 따라 시작된다. 동시에, 광학 검출 시스템은 소자 전극사이의 틈의 중심부에서 드롭렛 정보 검출을 시작한다.

제24도는 수직 반사형 광학 검출 시스템을 상세히 설명한다. 선형 편광미 반도체 레이저(161)에 의해 방출된다. 광이 거울(162)에 의해 반사되며, 빔 분할기(splitter; 163), 1/4λ 판(164), 초점 렌즈(165)를 통과한다. 최종적으로, 광은 우측각에서의 드롭렛 상에 입사된다. 드롭렛을 통과한 이후에, 광의 일부는 기판의 표면에서 반사되며, 후면을 경유한다. 반사광은 드롭렛을 다시 통과하고 1/4λ 판(164)상에 입사된다. 1/4λ 판을 통과하는 제2 경로의 결과로, 반사광은 선형 편광 방향이 되며, 그 편광 방향은 입사광에 비해 90° 이동된 방향이다. 반사광은 빔 분할기(163)에 의해 이전 경로에 수직인 방향으로 반사되며 광 다이오드와 같은 광 검출기(166)상에 입사된다.

반사광의 강도는 스캐터링 및 드롭렛을 통한 2배의 패시지 중의 흡수에 의해 변조된다. 그러므로, 반사광의 강도로부터 드롭렛의 두께를 결정할 수 있다.

포토다이오드의 출력은 광 정보 검출 회로(1504)에 의해 증폭되어 비교기(1505)에 전송된다. 비교기(1505)는 입력 신호와 기준값과 비교하여 그 차 신호를 출력한다. 기준값은 막 두께가 베이크된 후 20 nm 가 되도록 실험적으로 결정된 값으로 설정된다. 드롭렛의 두께가 증가함에 따라 반사광의 강도는 감소하므로, 드롭렛의 두께가 최적값으로 증가함에 따라 "(검출 신호)-(기준 신호)"로 정의된 차 신호는 감소한다. 드롭렛 두께가 최적값에 도달할 때 차 신호는 제로가 된다. 드롭렛 두께가 최적값 이상이면, 차 신호는 네거티브 값을 갖는다. 비교기(1505)에 의해 출력된 차 신호는 분사 상태 교정 회로(1506)에 인가된다. 분사 상태 교정 회로(1506)는 차 신호가 포지티브 값을 가질 때는 하이 레벨 신호를 출력하지만, 차 신호가 네거티브 값을 가질 때는 로우 레벨 신호를 출력한다. 분사 상태 교정 회로(1506)의 출력은 분사 상태 제어 회로(1507)에 인가된다. 분사 상태 제어 회로(1507)는 분사 상태 교정 회로(1506)의 출력 신호가 하이 레벨을 유지하는 동안의 고정된 시간 구간에 고정된 상태에서 분사 동작을 수행한다. 분사 상태 교정 회로(1506)의 출력이 로우 레벨이 되면, 분사 상태 제어 회로(1507)는 분사 동작을 중단한다.

드롭렛을 피착한 후, 10 x 10 매트릭스 전극 기관은 350°C에서 30분간 베이크되며, 드롭렛은 pd0 입자를 구성된 박막이 된다. 소자 전극들간의 저항이 측정된다. 비정상적인 회수의 분사 동작을 필요로 하는 셀내에서도 3 kΩ 정도의 통상 저항이 검출된다. 그 후, 단위 셀로부터 단위 셀까지 소자 전극을 양단에 포밍 전압을 인가함으로써 포밍 공정이 수행되며, 각각의 단위 셀의 소자 전극들 사이의 갭의 중앙에 전자 방출 영역을 형성한다.

상술된 방식으로 얻어진 전자 소스 기관은 제5도에 도시된 전자 방출 특성 측정 시스템 내에 배치되며, 전자 방출 성능이 평가된다. 도시된 100개의 소자들은 전자 방출 성능을 균일화한다. 더우기, 큰 사이즈의 기관(제12도에 도시된 바와 같은 기관) 상에 보다 많은 수의 셀들이 형성되며, 10 x 10 개의 셀들을 갖는 기관의 경우와 유사한 방식으로, 제23도에 도시된 분사 제어 시스템, 압전 잉크-젯 분사 장치 및 수직 반사형 광학 검출 시스템을 사용하여 드롭렛은 각각의 단위 셀 상에 피착된다. 그 후, 350°C에서 30분간 베이크 공정이 수행된다. pd0 입자들로 구성된 박막이 모든 단위 셀 내에서 형성된다. 소자 전극들 간의 저항이 측정된다. 비정상적인 회수의 분사 동작을 필요로 하는 셀내에서도 3 kΩ 정도의 통상 저항이 검출된다. 그 후, 단위 셀로부터 단위 셀까지 소자 전극을 양단에 포밍 전압을 인가함으로써 포밍 공정이 수행되며, 각각의 단위 셀의 소자 전극들 사이의 갭의 중앙에 전자 방출 영역을 형성한다.

엔벨로프(1088)는 상술한 방식으로 얻어진 전자 소스 기관을 사용하여, 제7도에 관해 상술된 방식으로 전면판(1086), 지지 프레임(1082) 및 후면판(1081)로 형성된다. 그 후, 엔벨로프(1088)는 봉지된다. 따라서, 디스플레이 패널이 제조된다. 더우기, 구동 회로가 구비된 화상 형성 장치가 생성된다. 비정상적인 회수의 분사 동작을 필요로 하는 모든 소자들은 균일한 특성들을 보여준다. 따라서, 최종 화상 형성 장치는 명도 변화가 작은 TV 화상을 디스플레이하는데 있어 양호한 성능을 나타낸다.

본 발명에서, 상술된 바와 같이, 드롭렛의 피착이 분사 노즐에서 몇몇 비정상적인 상태, 기관의 가용성, 드롭렛 도달 위치 등에 기인한 비정상적인 회수의 분사 동작들을 필요로 하는 경우에서도, 조성이 균일하고 두께가 같은 소자 전극들 사이의 갭 내에 박막이 형성될 수 있다. 이것은 본 발명에 따라 분사 동작이 효과적으로 제어될 수 있다는 것을 나타낸다.

[예 15]

상술된 예 14에서, 분사 동작은 분사 동작들의 수를 제어함으로써 제어된다. 대신에, 본 예에서는 분사 구동 펄스의 높이 또는 폭이 조정된다. 상술된 바와 같이, 압전 잉크-젯 디바이스에서, 각각의 분사 동작으로 분사된 드롭렛의 양은 드롭렛을 분사하는 압전 소자에 인가된 전압 펄스의 높이 및 폭에 의해 결정된다.

그러므로, 드롭렛에 관한 정보를 기초로 하여 적어도 구동 펄스의 높이 또는 폭을 제어함으로써 드롭렛량을 원하는 값으로 제어할 수 있다. 본 예에서, 분사 동작들의 수는 2번으로 고정되며, 한번의 분사 동작에서 분사된 드롭렛의 표준량은 50 ng으로 설정되므로, 2번의 분사 동작에 의해 총 100 ng의 양을 갖는



드롭릿이 생성된다.

본 예에서, 제24도를 참조로 상세히 후술되는 바와 같이, 드롭릿에 관한 정보가 검출되며, 검출된 정보를 기초로 하여 분사 동작이 제어된다. 본 예에서 분사 동작을 제어하는 방법을 제외한 다른 부분들은 예 14에서와 동일하다. 광학 검출시스템(1602)의 경우, 예 14에서처럼 수직 반사형이 사용된다. 변위 제어 메카니즘(1603)은 분사 노즐(1601)의 단부가 단위 셀 내의 전극들(2 및 3) 사이의 갭의 중앙 위의 5 mm 높이에 위치되도록 좌표 정보를 기초로 하여 구동된다. 그 후, 제1분사 동작은 이미 주어진 50 ns 구동 조건에 따라 수행된다. 그 후, 소자 전극들 사이의 갭의 중앙에서의 드롭릿에 관한 정보는 광학 검출 시스템을 이용하여 검출된다.

제1 분사 동작으로 분사된 드롭릿에 관한 정보를 포함하는 신호는 포토다이오드에 의해 출력되고 광 정보 검출 회로(1604)에 의해 증폭된 후, 비교기(1605)에 전송된다. 비교기(1605)는 수신된 신호와 기준값을 비교하여 차 신호를 출력한다. 기준값은 제2 드롭릿이 피착된 후, 피착된 드롭릿의 총량은 베이크된 후 측정될 때 20 nm 두께를 갖도록, 제1 분사 동작시 피착된 드롭릿의 고정 양으로부터의 반사광의 강도에 대응하도록 실험적으로 결정된 값으로 설정된다. 드롭릿의 두께가 증가함에 따라 반사광의 강도는 감소하므로, "(검출 신호)-(기준 신호)"로 정의된 차 신호는 최적값으로부터 드롭릿 두께의 편차의 함수로서 변한다. 비교기(1605)에 의해 출력된 차 신호는 분사 상태 고정 회로(1606)에 인가된다. 고정 신호 데이터는 차 신호와 드롭릿 내의 편차 사이의 관계를 기초로 하여 실험적으로 결정되어, 분사 상태 고정 회로(1606) 내에 저장된다. 분사 상태 고정 회로(1606)는 이 데이터를 기초로 하여 차 신호에 대응하는 고정 신호를 계산하여 분사 상태 제어 회로(1607)로 최종 고정 신호를 출력한다. 분사 상태 제어 회로(1607)은 분사 상태 고정 회로(1606)으로부터 수신된 고정 신호를 기초로 하여 구동 펄스의 높이 또는 폭을 고정하고, 제2 분사 동작을 수행한다.

드롭릿을 피착한 후, 10 x 10 매트릭스 전자 기판은 350 °C에서 30분간 베이킹되며, 드롭릿은  $pd_0$  입자로 구성된 박막이 된다. 소자 전극들간의 저항이 측정된다. 제1 분사 동작시 비정상적인 동작을 보여주는 셀들에서도 3 k $\Omega$  정도의 통상 저항이 검출된다. 그 후, 단위 셀로부터 단위 셀까지 소자 전극을 양단에 포밍 전압을 인가함으로써 포밍 공정이 수행되어, 각각의 단위 셀의 소자 전극들 사이의 갭의 중앙에 전자 방출 영역을 형성한다.

상술된 방식으로 얻어진 전자 소스 기판은 제5도에 도시된 전자 방출 특성 측정 시스템 내에 배치되며, 전자 방출 성능이 평가된다. 도시된 100개의 디바이스들은 모두 전자 방출 성능을 균일화한다.

더욱이, 큰 사이즈의 기판(제12도에 도시된 바와 같은 기판) 상에 보다 많은 수의 단위 셀들이 형성되며, 10 x 10 개의 셀들을 갖는 기판의 경우와 유사한 방식으로, 제24도에 도시된 분사 제어 방식에 따라 양전 잉크-젯 분사 장치를 이용하여 각각의 단위 셀 상에 드롭릿이 피착된다. 그 후, 350°C에서 30분간 베이킹 공정이 수행된다. 따라서,  $pd_0$  입자들로 구성된 박막이 모든 단위 셀 내에서 형성된다. 소자 전극들간의 저항이 측정된다. 제1 분사 동작시 비정상적인 동작을 보여주는 셀들에서도 3 k $\Omega$  정도의 통상 저항이 검출된다. 그 후, 단위 셀로부터 단위 셀까지 소자 전극들의 양단에 포밍 전압을 인가함으로써 포밍 공정이 수행되어, 각각의 단위 셀의 소자 전극들 사이의 갭의 중앙에 전자 방출 영역을 형성한다.

엔벨로프(1088)는 상술한 방식으로 얻어진 전자 소스 기판을 사용하여, 제7도에 관해 상술된 방식으로 전면판(1086), 지지 프레임(1082) 및 후면판(1081)로 형성된다. 그 후, 엔벨로프(1088)는 봉지된다. 따라서, 디스플레이 패널이 제조된다. 더욱이, 제9도에 도시된 바와 같이, NTSC 텔레비전 신호에 따라 텔레비전 화상을 디스플레이할 수 있는 구동 회로가 구비된 화상 형성 장치가 생성된다. 비정상적인 회수의 분사 동작을 필요로 하는 모든 소자들은 균일한 특성들을 보여준다. 따라서, 최종 화상 형성 장치는 명도 변화가 작은 TV 화상을 디스플레이하는데 있어 양호한 성능을 나타낸다.

본 발명에서, 상술된 바와 같이, 드롭릿의 피착이 분사 노즐에서 몇몇 비정상적인 상태, 기판의 가용성, 드롭릿 도달 위치 등에 기인한 제1 분사 동작시 비정상적인 회수의 분사 동작들을 필요로 하는 경우에서도, 조성이 균일하고 두께가 같은 소자 전극들 사이의 갭 내에 박막이 형성될 수 있다.

[예 16]

상술된 예 14 및 15에서, 광학 검출 시스템은 드롭릿에 관한 검출 정보의 수단으로서 사용된다. 대신에, 본 예에서, 전기적 검출 시스템이 이용된다. 본 예에서 검출 방법을 제외한 다른 부분들은 제7도에서와 동일하다.

제25도를 참조하면, 본 발명에 따른 잉크-젯 분사 시스템을 사용하여 박막을 형성하는 방법이 상세히 후술될 것이다. 이 도면에서, 참조 번호(1)은 단위 셀이 형성된 기판을 나타낸다. 참조 번호들(2 및 3)은 대향 소자 전극들을 나타낸다. 참조 번호(1801)는 잉크-젯 분사 장치의 분사 노즐을 나타내며, 참조 번호(1808)는 드롭릿의 전기적 특성을 검출하는 전기적 시스템을 나타낸다. 참조 번호(1803)은 분사 노즐, 잉크 탱크 및 공급 시스템을 포함하는 잉크-젯 카트리지가 장착된 변위 제어 메카니즘을 나타낸다. 변위 제어 메카니즘(1503)은 매트릭스 형태의 상호 접속 기판 상에서 단위 셀로부터 다른 셀로의 이동에 응답가능한 거전 조정 메카니즘, 및 단위 셀 내에 수평 배치 및 기판과 분사 노즐간의 거리 조정에 응답가능한 미세조정 메카니즘을 포함한다. 본 예에서, 버블-젯 분사 디바이스가 잉크-젯 분사 장치로서 사용된다.

본 예에서, 상세히 후술되는 바와 같이, 드롭릿에 관한 정보가 검출되며, 분사 동작은 이 검출된 정보를 기초로 하여 제어된다. 본 예에서, 예 14에서처럼, 드롭릿의 양은 각각의 분사 동작시 고정된 값으로 유지되면서 여러번의 분사 동작들을 제어함으로써 제어된다. 특정 예에서, 100 ns의 드롭릿은 10번의 분사 동작들에 의해 형성된다.

변위 제어 메카니즘(1803)은 분사 노즐의 단부가 단위 셀 내의 전극들(2 및 3) 사이의 갭의 중앙 위의 5 mm 높이에 위치되도록 미리 설정된 좌표 정보를 기초로 하여 구동된다. 그 후, 주어진 구동 조건에 따라 제1 분사 동작이 시작된다. 동시에, 전기적 측정 시스템(1808)은 소자 전극들 사이의 갭의 중앙에서 드롭릿 정보를 검출하기 시작한다.

전기적 측정 시스템(1808)은 소자 전극들(2 및 3) 양단에 인가된 전압에 응답하여 흐르는 전류를 측정함

으로써 드롭릿의 전기적 특성들을 검출한다. 검출되는 전기적 특성들은 드롭릿의 저항 및 드롭릿의 캐패시턴스 등을 포함한다. 소자 전극들 사이의 갭 내의 드롭릿의 양은 드롭릿의 양과 전기적 특성들 간의 관계를 기초로 하여 평가될 수 있다. DC 전압이 검출용 인가 전압으로서 사용되지만, 100 Hz 내지 100 kHz의 비교적 큰 주파수 범위에서 10 mV 내지 500 mV의 비교적 작은 진폭을 갖는 AC 전압이 용액에서 가스를 발생시키는 것과 같은 화학 반응을 억제하는데 보다 양호하다. AC 전압은 위상 검출되어, 인가된 전압에서와 동일한 위상을 갖는 전류 성분 및 90° 만큼 지연된 위상을 갖는 전류 성분을 추출한다. 이러한 기술은 드롭릿의 저항 및 캐패시턴스의 동시 검출을 가능케 한다. 본 특정 예에서는 드롭릿의 저항만이 검출된다. 저항을 측정할 수만 있으면, 잉크의 타입은 특정 타입에 국한되지 않는다. 본 예에서, 양호한 미온 전도를 나타내는 유기 팔라듐(0.5 wt%의 Pd 농도)을 함유한 수용액이 사용된다.

전기적 측정 시스템(1808)에 의해 출력된 전류 신호는 전기적 정보 검출 회로(1809)에 인가된다. 전기적 정보 검출 회로(1809)에서, 수신된 전류 신호는 전압형태로 변환되어 증폭된다. 더욱이, 이 신호는 로크-인(lock-in) 증폭기를 이용하여 위상 검출된다. 그 후, 저항이 계산되어 그 결과가 비교기(1810)에 전송된다. 비교기(1810)는 수신된 신호와 기준값을 비교하여, 차 신호를 출력한다. 기준값은 베이킹된 후 20 nm의 최종막 두께가 되게 하는 저항에 대응하도록 실험적으로 결정된 값으로 설정된다. 유기 팔라듐(0.5 wt%의 Pd 농도)을 함유한 수용액의 경우, 기준값은 70 kΩ으로 설정된다. 드롭릿의 두께가 증가함에 따라 저항은 감소하므로, 드롭릿의 두께가 최적값으로 증가함에 따라 "(검출 신호)-(기준 신호)"로 정의된 차 신호는 감소한다. 드롭릿 두께가 최적값에 도달할 때 차 신호는 제로가 된다. 드롭릿 두께가 최적값 이상이면, 차 신호는 네거티브 값을 갖는다. 비교기(1810)에 의해 출력된 차 신호는 분사 상태 교정 회로(1811)에 인가된다. 분사 상태 교정 회로(1811)는 차 신호가 포지티브 값을 가질 때는 하이 레벨 신호를 출력하지만, 차 신호가 네거티브 값을 가질 때는 로우 레벨 신호를 출력한다. 분사 상태 교정 회로(1811)의 출력 신호가 하이 레벨을 유지하는 동안의 고정된 시간 구간에 고정된 상태에서 분사 동작을 수행한다. 분사 상태 교정 회로(1811)의 출력이 로우 레벨이 되면, 분사 상태 제어 회로(1807)은 분사 동작을 중단한다.

상술된 방식으로 얻어진 전자 소스 기판은 제5도에 도시된 전자 방출 특성 측정 시스템 내에 배치되며, 전자 방출 성능이 평가된다. 도시된 100개의 디바이스들은 모두 균일한 전자 방출 성능을 나타낸다.

더욱이, 큰 사이즈의 기판(제12도에 도시된 바와 같은 기판) 상에 보다 많은 수의 셀들이 형성되며, 10 × 10 개의 셀들을 갖는 기판의 경우와 유사한 방식으로, 제23도에 도시된 분사 제어 시스템, 입전 잉크-젯 분사 장치 및 수직 반사형 광학 검출 시스템을 사용하여 드롭릿은 각각의 단위 셀 상에 피착된다. 그 후, 350 °C에서 30분간 베이킹 공정이 수행된다. 따라서, p-d0 입자들로 구성된 박막이 모든 단위 셀 내에서 형성된다. 소자 전극들 간의 저항이 측정된다. 비정상적인 횡수의 분사 동작을 필요로 하는 셀내에서도 3 kΩ 정도의 통상 저항이 검출된다. 그 후, 단위 셀로부터 단위 셀까지 소자 전극들 양단에 포밍 전압을 인가함으로써 포밍 공정이 수행되며, 각각의 셀의 소자 전극들 사이의 갭의 중앙에 전자 방출 영역을 형성한다.

본 발명에서, 상술된 바와 같이, 드롭릿의 피착이 분사 노즐에서 몇몇 비정상적인 상태, 기판의 가용성, 드롭릿 도달 위치 등에 기인한 비정상적인 횡수의 분사 동작들을 필요로 하는 경우에서도, 조성이 균일하고 두께가 같은 소자 전극들 사이의 갭 내에 박막이 형성될 수 있다. 이것은 본 발명에 따라 분사 동작이 효과적으로 제어될 수 있다는 것을 나타낸다.

[예 17]

제26도는 분사 상태를 제어하기 위한 시스템의 블록도로, 그 시스템은 2개의 개별 검출 시스템, 즉 전기적 검출 시스템 및 광학 검출 시스템을 포함하고 있다. 비록 상세히 설명되지는 않았지만, 이 시스템에서 2개의 검출 시스템을 통해 얻어진 정보를 기초로 하여 예러가 보상되므로, 하이브리드 정보에 따라 분사 동작의 보다 정확한 제어가 가능하다.

[예 18]

본 예에서, 제거 노즐을 포함하는 드롭릿량 교정 시스템이 제공된다. 제거 노즐을 사용하여 드롭릿의 양을 교정하는 2가지 기술이 존재한다. 1가지 기술은 검출된 드롭릿 정보가 갭 내의 드롭릿 존재량이 최적값 이상을 나타낼 때, 잔여량이 최적이 되도록 드롭릿의 일부를 제거하는 것이다. 또 다른 기술은 한번에 전체 드롭릿을 제거한 후, 다른 드롭릿을 분사하는 것이다. 드롭릿을 흡입하거나 질소와 같은 가스를 분사하여 갭으로부터 드롭릿을 날려버림으로써 드롭릿이 제거될 수 있다. 본 특정 예에서, 전체 드롭릿은 제거 노즐을 이용하여 드롭릿을 흡입함으로써 제거된다.

더욱이, 제27도를 참조하여 상세히 후술되는 바와 같이, 본 예에서, 드롭릿에 관한 정보가 검출되며, 이 검출된 정보를 기초로 하여 분사 동작이 제어된다. 본 예에서 제거 노즐을 제외한 다른 부분들은 예 14와 동일하다. 제거 노즐(2012)은 그것에 제공된 추가 위치 제어 메커니즘이 없이 분사 노즐 및 광학 검출 시스템이 장착된 것과 동일한 위치 제어 메커니즘(2003)에 장착된다. 본 예에서, 분사 노즐을 통해 한번에 분사된 드롭릿의 표준량은 100 ng으로 설정되므로, 한번의 분사 작용으로 100 ng의 드롭릿이 피착된다.

변위 제어 메커니즘(2103)은 분사 노즐(2001)의 단부가 단위 셀들 내의 전극들(2 및 3) 사이의 갭의 중앙 위의 5 mm 높이에 위치되도록 좌표 정보를 기초로 하여 구동된다. 그 후, 분사 동작은 주어진 구동 조건에 따라 수행된다. 그 후, 소자 전극들 사이의 갭의 중앙에서의 드롭릿에 관한 정보는 광학 검출 시스템(2002)를 이용하여 검출된다.

드롭릿에 관한 정보를 포함하는 신호는 포토다이오드에 의해 출력되고 광 정보 검출 회로(2004)에 의해 증폭된 후, 비교기(2005)에 전송된다. 비교기(2005)는 수신된 신호와 기준값을 비교하여 차 신호를 출력한다. 기준값은 베이킹된 후 20nm의 최종 막 두께가 되게 하는 반사광의 강도에 대응하도록 실험적으로 결정된 값이다. 드롭릿의 두께가 증가함에 따라 반사광의 강도는 감소하므로, "(검출 신호)-(기준 신호)"로 정의된 차 신호는 감소한다. 드롭릿 두께가 최적값으로부터 드롭릿 두께의 편차의 함수로서 변한다. 그러므로, 드롭릿의 두께가 최적값으로 증가함에 따라 차 신호는 감소하며, 드롭릿 두께가 최적값에 도달할 때 차 신호는 제로

가 된다. 드롭릿의 두께가 최적값 이상이면, 차 신호는 네거티브 값을 갖는다. 비교기(2005)에 의해 출력된 차 신호는 분사 상태 교정 회로(2006)에 인가된다. 분사 상태 교정 회로(2006)은 차 신호가 포지티브 값을 가질 때는 하이 레벨 신호를 출력하지만, 차 신호가 네거티브 값을 가질 때는 로우 레벨 신호를 출력한다. 분사 상태 교정 회로(2006)의 출력은 제거 노즐 제어 회로(2013)에 인가된다. 분사 상태 교정 회로(2006)은 차 신호와 최적값으로부터의 드롭릿량의 편차 간의 관계를 나타내는 교정 신호 데이터를 기초로 하여, 차 신호에 대응하는 교정 신호를 계산하여 분사 상태 제어 회로(2007)로 최종 교정 신호를 출력한다. 그 출력 신호가 하이 레벨이면, 제거 노즐 제어 회로(2013)은 어떠한 동작도 수행하지 않는다. 이 경우, 분사 동작 중에, 분사 상태 제어 회로(2007)은 교정 회로에 응답하여 구동 펄스의 높이 또는 폭을 제어한다. 그 반면에, 로우 레벨 신호가 출력되는 경우, 제거 노즐(2012)을 이용하여 흡입함으로써 드롭릿의 전체량을 제거하도록 제거 노즐 제어 회로(2013)이 먼저 동작한 후, 분사 상태 제어 회로(2007)의 제어 하에서 분사 동작이 수행된다.

드롭릿은 상술된 기술에 따른  $10 \times 10$  매트릭스 전극 기관 상의 각각의 100개의 단위 셀을 상에 피착된다. 거의 모든 셀들에서, 제1 분사 동작 후에 얻어진 드롭릿의 두께는 허용 범위 내에 있다. 그러나, 적은 비율의 단위 셀들에서, 그 두께는 상부 허용 제한 이상이다. 제28a도에서 도시된 예에서, 극히 많은 양의 드롭릿은 한번의 분사 동작으로 분사되며, 드롭릿 두께는 상부 허용 제한 이상이 된다. 이 경우, 전체 드롭릿은 제거 노즐을 통해 흡입되며, 다른 드롭릿은 교정된 상태를 하에서 분사된다. 재분사의 결과로서, 제28a도의 오른쪽에 도시된 바와 같이, 허용 범위 내의 두께를 갖는 드롭릿이 피착된다. 제28b도에 도시된 예에서, 사용된 기관의 가용성은 매우 낮으며, 드롭릿 두께는 분사량이 적당하다 하더라도 허용 상부 제한 이상이 된다. 이 경우에도 또한, 제28a도의 경우에서와 유사한 방식으로 재분사가 수행되며, 최종 두께는 허용 범위 내로 떨어진다.

드롭릿을 피착한 후,  $10 \times 10$  매트릭스 전극 기관은  $350^\circ\text{C}$ 에서 30분간 베이킹된다. 따라서, 드롭릿은  $\text{pdO}$  입자들로 구성된 박막이 된다. 소자 전극들간의 저항이 측정된다. 비정상적인 횡수의 분사 동작을 필요로 하는 셀내에서도 3 k $\Omega$  정도의 통상 저항이 검출된다. 그 후, 단위 셀로부터 단위 셀까지 소자 전극들 양단에 포밍 전압을 인가함으로써 포밍 공정이 수행되며, 각각의 단위 셀의 소자 전극들 사이의 갭의 중앙에 전자 방출 영역을 형성한다.

상술된 방식으로 얻어진 전자 소스 기관은 제5도에 도시된 전자 방출 특성 측정 시스템 내에 배치되며, 전자 방출 성능이 평가된다. 도시된 100개의 디바이스들은 모두 전자 방출 성능을 균일화한다.

더우기, 큰 사이즈의 기관(제12도에 도시된 바와 같은 기관) 상에 보다 많은 수의 셀들이 형성되며,  $10 \times 10$  개의 단위 셀들을 갖는 기관의 경우와 유사한 방식으로, 제23도에 도시된 분사 제어 시스템, 압전 잉크-젯 분사 장치 및 수직 반사형 광학 검출 시스템을 사용하여 드롭릿은 각각의 단위 셀 상에 피착된다. 그 후,  $350^\circ\text{C}$ 에서 30분간 베이킹 공정이 수행된다. 따라서,  $\text{pdO}$  입자들로 구성된 박막이 모든 단위 셀 내에서 형성된다. 소자 전극들 간의 저항이 측정된다. 비정상적인 횡수의 분사 동작을 필요로 하는 셀내에서도 3 k $\Omega$  정도의 통상 저항이 검출된다. 그 후, 단위 셀로부터 단위 셀까지 소자 전극들 양단에 포밍 전압을 인가함으로써 포밍 공정이 수행되며, 각각의 단위 셀의 소자 전극들 사이의 갭의 중앙에 전자 방출 영역을 형성한다.

엔벨로프(1088)은 상술한 방식으로 얻어진 전자 소스 기관을 사용하며, 제7도에 관해 상술된 방식으로 전면판(1086), 지지 프레임(1082) 및 후면판(1081)로 형성된다. 그 후, 엔벨로프(1088)은 봉지된다. 따라서, 디스플레이 패널이 제조된다. 더우기, 구동 회로가 구비된 화상 형성 장치가 생성된다. 비정상적인 횡수의 분사동작을 필요로 하는 모든 소자들은 균일한 특성들을 보여준다. 따라서, 최종 화상 형성 장치는 명도 변화가 작은 TV 화상을 디스플레이하는데 있어 양호한 성능을 나타낸다.

본 발명에서, 상술된 바와 같이, 드롭릿의 피착이 분사 노즐에서 몇몇 비정상적인 상태, 기관의 가용성, 드롭릿 도달 위치 등에 기인한 비정상적인 횡수의 분사동작들을 필요로 하는 경우에서도, 조성, 형태 및 두께가 균일한 소자 전극들 사이의 갭 내에 박막이 형성될 수 있다.

[예 19]

본 예에서는, 드롭릿 정보를 기초로 하여 분사 동작 수단에 추가하여, 드롭릿 도달 위치를 광학적으로 검출하는 수단 및 드롭릿 도달 위치 정보에 응답하여 분사 위치를 조정하는 수단을 제공한다.

제29도는 드롭릿 정보를 검출하며, 이 드롭릿 정보를 기초로 하여 분사 위치를 제어하는 시스템의 블록도를 도시한다. 본 예에서 광학 검출 시스템을 제외한 나머지 부분들은 예 14에서와 동일하다. 분사 동작 제어는 이전 예들과 관련하여 상세히 기술되었기 때문에, 여기서는, 위치 동작 제어만을 설명하겠다.

본 예에 사용된 광학 검출 장치(2202)는 예 14에 사용된 것과 유사한 수직 반사형이다. 그러나, 예 14의 시스템과는 달리, 광학 검출 장치(2202)는 2개의 빔을 사용하는데, 즉 드롭릿의 정보를 검출하기 위한 빔과 위치를 검출하기 위한 서브 빔이다. 다중 빔형 광학 시스템은 초소형 디스크 시스템에서 트랙킹 동작을 달성하는데 광범위하게 사용되는 광학 검출 장치와 유사하다. 반도체 레이저에 의해 방출된 광 빔은 한 라인에 배열된 3개의 빔으로 회절 격자에 의해 분할된다. 이들 3개의 빔들은 상이한 장소에서 반사 및 변조되고, 개별 센서에 의해 검출된다. 이들 반사된 광 빔들의 강도들의 관계로부터, 위치 정보가 검출된다.

위치의 검출 및 제어는 드롭릿 분사 전의 전극 패턴 또는 제공된 정렬 마크에 대해, 또는 분사 동작 완료 후의 피착된 드롭릿에 대해 수행될 수 있다. 드롭릿 도달 위치는 분사 동작 후에 3개의 반사 빔들의 강도들을 서로 비교함으로써, 또는 분사 동작 전의 3개의 반사 빔들의 강도들과 분사 동작 후의 강도들을 비교함으로써 검출될 수 있다. 분사 위치의 제어는 예비 분사가 먼저 수행된 다음, 예비 분사의 결과에 기초하여 보정된 위치에서 실제 분사가 수행되는 방식, 또는 위치가 검출되고 대응하는 보정이 각각의 분사 동작에 대해 수행되는 방식으로 수행될 수 있다.

제30도는 드롭릿 위치가 제어되는 방식의 예를 도시한다. 제1 분사 동작 후에, 소자 전극들 사이의 갭에 수직하는 라인에 배열된 3개의 빔들의 강도들은 검출되어 서로 비교된다. 비교 결과로부터, 소자 전극들

사이의 갭 중심으로부터 드롭릿 도발 위치의 편차가 결정된다. 편차량을 나타내는 보정 신호에 응답하여, 변위 제어 메카니즘(2203)(제29도)은 드롭릿이 다음 분사 동작 및 또한 다음과 같은 동작시에 정확한 위치에서 분사되게 분사 위치를 보정한다.

[예 20]

상술한 예 14 내지 19에서, 드롭릿은 고정 위치에서 분사되어, 전자 방출 영역에 박막을 형성한다. 그러나, 본 발명은 이에 국한되지 않고, 다양한 변형들이 가능하다. 제31a도 내지 제31c도는 가능한 소자 구조의 몇몇 예를 도시하며, 제31a도는 예 14 내지 19에 사용된 소자 구조를 도시하고, 제31b도는 서로 다른 위치에서 다수의 드롭릿들을 분사함으로써 형성되는 소자 구조를 도시하며, 제31c도는 전자 방출 영역 내의 박막뿐만 아니라, 각각의 소자 전극의 일부가 다수의 드롭릿들로 형성되게 다수의 드롭릿들을 분사시킴으로써 형성되는 소자 구조를 도시한다. 소정의 소자 전극에 있어서, 분사 동작의 제어 방식 및 상술한 예 14 내지 19에 사용된 분사 위치 제어 방식이 사용될 수 있다.

더구나, 예 14 내지 19에서, 와이머는 매트릭스 형태로 형성된다. 그러나, 본 발명은 이에 국한되지 않는다. 와이머는 사다리형과 같은 다른 형태로도 형성될 수 있다.

[예 21]

매트릭스형 와이머를 통해 접속된 소자 전극을 갖는 기판이 준비되고, 표면 도전형 전자 방출 소자는 후술하는 바와 같이 기판 상부에 제조된다. 제32a도는 상기 표면 도전형 전자 방출 소자의 평면도이다. 제32a도, 제32b도 및 제33a도 내지 제33d도를 참조하면, 제조 공정은 다음에 상세히 설명된다.

(1) 석영 기판이 절연 기판으로서 사용된다. 석영 기판은 유기 용매로 세정된다. 그 다음, 기판은 120 °C로 건조된다.

(2) 드롭릿 공급 메카니즘으로서 작용하는 압전 소자가 제공되어 있는 잉크-젯 분사 장치를 사용하면, 유기 팔라듐[오쿠노-세이야쿠사(Okuno-Seiyaku Co., Ltd.) 제품인 ccp-4230]를 함유한 용액의 드롭릿은 상기 세정된 기판 상에 피착된다. 도트의 측정된 직경은 50  $\mu\text{m}$ 이다(제32a도).

(3) 그 다음, Ni의 전극(2 및 3)들은 소자 전극 사이의 갭 길이 L1이 200  $\mu\text{m}$ 이고, 소자 폭 W1이 600  $\mu\text{m}$ 이며, 소자 두께가 1000 Å이 되도록, 증착법 및 포토리소그래피법을 사용하여 기판(1) 상에 형성된다.

(4) 드롭릿 공급 메카니즘으로서 작용하는 압전 소자가 제공되어 있는 잉크-젯 분사 장치를 사용하여, 상술한 유기 팔라듐[오쿠노-세이야쿠사(Okuno-Seiyaku Co., Ltd.) 제품인 ccp-4230]를 함유한 용액의 드롭릿은 제33a도에 도시된 바와 같이 소자 전극(2 및 3)들 사이에 피착되며, 분사 동작은 최종 도트의 직경이 50  $\mu\text{m}$ 이 되게 제어된다. 인접 도트들 사이의 중심간 거리 P1이 25  $\mu\text{m}$ 이고, 따라서 각각의 도트가 어느 한 축에서 25  $\mu\text{m}$ 만큼 인접 도트들과 중첩되게, (2)에서 기술된 50  $\mu\text{m}$  직경의 11개의 도트들은 200  $\mu\text{m}$ 의 갭 내에 형성된다. 중첩 영역은 도트가 피착된 후에 확장된다. 그 결과, 길이를 따라 있는 각각의 에지는 직선으로 변경된다. 따라서, 폭 W2가 50  $\mu\text{m}$ 이고 길이 L2가 300  $\mu\text{m}$ 인 도트(패드)들의 라인이 얻어진다.

(5) 그 다음, 열처리는 팔라듐 산화물(PdO) 입자로 구성된 입자 막이 형성되도록 300 °C에서 10분 동안 수행된다. 따라서, 박막(4)가 얻어진다.

(6) 전압은 전극(2 및 3)들의 양단에 인가되어, 박막(4)는 포밍 공정(통전 포밍 공정) 처리되므로, 전자 방출 영역(5)을 형성한다.

상기 방식으로 구한 전자 소스 기판에서, 패드가 서로 중첩하는 도트들로 형성되기 때문에, 패드의 폭 W2는 패드의 길이를 따라 일정한 값을 갖게 된다. 더구나, 두께 변화는 작고 따라서 저항 변화도 작다.

이러한 기술에서, PdO 입자막으로 구성된 패드는 소자 전극들 사이의 갭 내에 수 10  $\mu\text{m}$ 의 마진을 갖고 수직 및 수평 방향으로 형성된다. 따라서, 어려운 정렬 공정은 필요하지 않다. 이는 정렬 에러로 인한 결함을 감소시킬 수 있게 한다.

도트들은 한 도트에서 인접 도트까지 좌측에서 우측으로 또는 반대 방향으로 연속적으로 피착될 필요는 없으며, 도트들은 임의 순서로 피착될 수 있다. 예를들면, 도트들은 먼저 모든 다른 도트 장소들에 피착될 수 있으며, 그 다음, 도트는 각각의 공간에 더 피착될 수도 있다.

더구나, 각각의 도트는 한 개의 드롭릿 대신에 2개의 드롭릿들을 분사함으로써 형성된다. 이 경우, 막 두께는 약 2배로 되고, 저항은 약 2/1배로 된다. 이것은 분사된 드롭릿들의 수를 변경시킴으로써 도전성 박막의 저항을 제어할 수 있다는 것을 의미한다.

더구나, 각각의 도트는 드롭릿을 2배로 분사함으로써 형성된다. 이 결과는 원래 양을 각각 갖는 2개의 드롭릿들로 얻어진 것과 유사하다. 이것은 드롭릿의 양을 제어함으로써 임의 저항을 갖는 도전성 박막을 형성할 수도 있다는 것을 의미한다.

본 예에서 설명된 기술에 있어서, 소자간의 특성상 변화가 적은 다수의 소자들을 제조할 수 있고, 따라서, 제조율을 향상시킬 수도 있다. 더구나, 박막(4)를 형성하는데 패터닝 공정이 필요하지 않기 때문에, 제조가가 감소될 수 있다.

상기 방식으로 구한 매트릭스형 와이머를 갖는 전자 소스 기판을 사용하면, 전면판, 기지 프레임 및 후면판으로 형성된다. 그 다음, 엔벨로프는 봉지된다. 따라서, 디스플레이 패널이 얻어진다. 더구나, 텔레비전 화상을 표시할 수 있는 구동회로가 갖춰진 화상 형성 장치가 제조된다. 최종 화상 형성 장치는 작은 수의 결함들을 갖고 있고, TV 화상을 표시할 시에 명도가 작게 변화되는 양호한 성능을 보여준다.

[예 22]

소자 전극의 폭 W1이 600  $\mu\text{m}$ 이고, 소자 전극들 사이의 갭 길이 L1은 200  $\mu\text{m}$ 이며, 소자 전극의 두께 d는 1000 Å이 되도록, 소자 전극은 기판 상에 사다리형태로 형성된다. 그 다음, 표면 도전형 전자 방출 소자

는 예 21과 유사한 방식으로 기판 상에 형성된다. 전자 소스기관을 사용하면, 엔벨로프는 전면판, 지지 프레임 및 후면판으로 형성된다. 그 다음, 엔벨로프는 봉지된다. 따라서, 화상 형성 장치가 얻어진다. 최종 화상 형성 장치는 예 21에서와 같이 양호한 성능을 보여준다.

[예 23]

예 21에서와 같이, 소자 전극의 폭  $W_1$ 이  $600\ \mu\text{m}$ 이고, 소자 전극들 사이의 갭 길이  $L_1$ 은  $200\ \mu\text{m}$ 이며, 소자 전극의 두께  $d$ 는  $1000\ \text{\AA}$ 이 되도록, 소자 전극은 기판 상에 형성된다. 그 다음, 유기 팔라듐을 함유한 용액의 드롭렛은 예 21에서 사용된 것과 유사한 잉크-젯 분사 장치를 사용하여 상기 기판 상에 피착된다. 본 예에서, 패드의 형태가 제35a2도에 도시된 것과 같이 되도록 드롭렛은 피착된다. 예 21의 (2)에 기술된 것과 같은 직경 ( $\phi$ )  $50\ \mu\text{m}$ 의 11개의 도트들을 각각 갖는 도트들의 2개의 라인들은, 인접 도트들 사이의 중심간 거리  $P_1$  및  $P_2$ 가  $25\ \mu\text{m}$  ( $\phi/2$ )이고, 따라서 각각의 도트가 어느 한 쪽에서  $25\ \mu\text{m}$ 만큼 인접 도트들과 중첩되게,  $200\ \mu\text{m}$ 의 갭 내에 형성된다. 그 결과, 폭  $W_2$ 가  $75\ \mu\text{m}$ 이고 길이  $L_2$ 가  $300\ \mu\text{m}$ 인 직사각형 패드가 얻어진다. 전자 방출 소자는 패드가 서로 다른 형태로 형성되는 것을 제외하고는 예 21과 유사한 방식으로 형성된다. 최종 소자는 양호한 특성을 보여주고, 소자간의 특성상 변화는 예 21과 같이 작다. 본 예에서, 패드는 도트들의 2개의 라인들로 형성되기 때문에, 최종 저항은 도트들의 1개의 라인으로 형성된 패드의 저항의 1/2이다. 이것은 도트들의 라인을 수를 변경시키므로써 원하는 저항을 얻을 수 있다는 것을 의미한다. 즉, 패드의 폭  $W_2$ 는 소자 전극의 폭  $W_1$ 과 동등한 상한치 내에서 원하는 저항을 얻을 수 있도록 결정되며, 정밀 정확도 또한 고려된다.

[예 24]

소자 전극들 사이의 갭 길이가  $20\ \mu\text{m}$ 인 점만을 제외하고 예 21에 사용된 것과 유사한 기판을 사용할 때, 드롭렛은 제35b1도 및 제35b2도에 도시된 것과 같은 형태의 패드를 얻기 위한 방식으로 기판 상에 피착된다. 상기에서 구해진 소자는 예 21에서와 같이 양호한 특성을 보여주고, 소자간의 특성상 변화는 작다. 본 예에서, 갭 길이가  $20\ \mu\text{m}$ 만큼 작기 때문에, 갭에 수직 방향으로의 정렬은 예 21, 22 및 23에서보다 쉽다. 더구나, 제35c1도 및 제35c2도에 도시된 것과 같은 형태의 패드를 갖는 소자가 또한 제조된다. 상기에서 구해진 소자는 또한 양호한 특성을 보여준다.

[예 25]

본 예에서는, 예 21 내지 24에서 사용된 압전 소자를 사용하는 잉크-젯 분사 장치 대신, 버블-젯 타입의 드롭렛 공급 메카니즘이 사용되며, 소자 및 화상 형성 장치를 제조한다. 상기에서 구해진 소자 및 화상 형성 장치는 예 21 내지 24에서와 같이 양호한 특성을 보여준다.

[예 26]

소자 전극은 포토리소그래피에 의해 기판 상에 매트릭스 형태로 형성된다. 그 다음, 표면 도전형 전자 방출 소자는 이 기판 상에 제조되어, 전자 소스 기관을 형성한다. 제40a도는 제조된 표면 도전형 전자 방출 소자의 평면도이고, 제40b도는 이의 단면도이다. 제40a도 및 제40b도를 참조하면, 표면 도전형 전자 방출 소자의 제조 공정이 후술된다.

단계 1: 석영 기판은 절연 기판(1)로서 사용된다. 석영 기판은 유기 용매로 깨끗이 세정된다. 그 다음, 소자간 거리( $L_1$ )이  $2\ \mu\text{m}$ 이고, 소자 폭( $W_1$ )이  $400\ \mu\text{m}$ 이며, 소자 두께가  $1000\ \text{\AA}$ 이 되도록, Ni의 전극(2 및 3)들은 증착법 및 포토리소그래피법을 사용하여 형성된다.

단계 2: 소자 전극(2 및 3)들이 상부에 형성되어 있는 기판은 순수물을 사용하여 초음파로 세정된다. 그 다음, 기판은 뜨거운 순수물로부터 끓어 올려져 건조된다. 그 다음, 소수성 처리는 HMDS(HMDS는 스피너를 이용하여 기판 상에서 코팅된 다음, 기판은 15분 동안 오븐에서  $200\ ^\circ\text{C}$ 로 가열됨)를 사용하여 수행되며, 기판 표면을 소수성으로 만든다. 압전 소자가 제공되어 있는 잉크-젯 분사 장치를 사용하여, 0.05 wt%의 팔라듐 아세테이트를 함유한 수용액의 1개의 드롭렛은 기판상에 형성된 소자 전극(2 및 3)들 간의 위치를 향해 분사된다. 기판에 도달한 후, 드롭렛은 확장되지 않게 제한 영역 내에 남아 있게 된다. 이는 양호한 안정성 및 양호한 재생성을 야기한다.

단계 3: 그 다음, 열처리는  $300\ ^\circ\text{C}$ 에서 10분 동안 수행되며, 팔라듐 산화물( $\text{PdO}$ ) 입자로 구성된 입자막 [전기적 도전막(4)]이 형성된다.

"입자막"이란 용어는 본 명세서에서 다수의 입자들로 이루어진 막을 나타내는 것으로 사용되며, 입자들은 막 내에 분산되거나, 그렇지 않으면, 입자들은 서로 인접하거나 서로 중첩되게 배치될 수 있다(또는, 아 일랜드 형태로 배치될 수 있다). 이 기술에서, 구해진 박막의 폭( $W_2$ )는 기판 상에 피착된 드롭렛의 형태와의 함수 관계로서 결정된다. 상술한 바와 같이, 드롭렛의 형태에서 양호한 재생성을 얻을 수 있고, 따라서 박막의 폭( $W_2$ )에서의 변화를 작게 만들 수 있다. 또한, 이 기술에서, 패터닝 공정은 전기적 도전성 박막(4)를 형성하는데 필요하지 않다.

단계 4: 그 다음, 포밍 공정은 소자 전극(2 및 3)을 양단에 전압을 인가함으로써 수행되며, 전류는 전기적 도전성 박막(4)를 통과하여 전자 방출 영역(5)을 형성한다.

따라서, 매트릭스형 상호접속부를 통해 접속된 상기 표면 도전형 전자 방출 소자가 제공되어 있는 전자 소스 기관이 얻어진다. 이러한 전자 소스 기관을 사용하면, 엔벨로프(1088)은 제7도와 관련하여 설명된 방식을 이용하여 전면판(1086), 지지 프레임(1082) 및 후면판(1081)로 형성된다. 그 다음, 엔벨로프(1088)은 봉지된다. 따라서, 디스플레이 패널이 얻어진다. 또한, NTSC 텔레비전 신호에 따라 텔레비전 화상을 표시할 수 있는 구동 회로가 제공되어 있는 화상 형성 장치는 제9도에 도시된 것과 같이, 제조된다.

상기에서 구해진 화상 형성 장치는 TV 화상을 표시할 시에 큰 대형 스크린에 걸쳐 명도가 작게 변하는 양호한 성능을 보여준다.

[예 27]

소자 전극은 소자 폭( $W_1$ )이  $600\ \mu\text{m}$ 이고, 소자간 거리( $L_1$ )이  $2\ \mu\text{m}$ 이며, 소자 두께가  $1000\ \text{\AA}$ 이 되도록,

사다리 형태로 기판 상에 형성된다. 이러한 기판을 사용하면(제13도), 표면 도전형 전자 방출 소자는 예 21에서와 유사한 방식으로 제조된다. 상기에서 만들어진 전자 소스 기판을 사용하면, 엔벨로프는 제11도에서 설명된 방식으로, 전면판(1286), 그리드 전극(1120), 지지 프레임(1082) 및 후면판(1124)로 형성된다. 그 다음, 엔벨로프(1088)는 봉지된다. 따라서, 디스플레이 패널이 얻어진다. 또한, NTSC 텔레비전 신호에 따라 텔레비전 화상을 표시할 수 있는 구동 회로가 제공되어 있는 화상 형성 장치는 제9도에 도시된 것과 같이, 제조된다.

최종 화상 형성 장치는 예 26에서와 같이 양호한 특성을 보여준다.

[예 28]

소자 전극은 포토라소그래피에 의해 기판 상에 매트릭스 형태로 형성된다(제13도). 그 다음, 표면 도전형 전자 방출 소자는 이 기판 상에 제조되어, 예 26에서와 같은 방식으로 전자 소스 기판을 형성한다. 예 26에서와 같이, 상기 전자 소스 기판을 사용하면, 엔벨로프(1088)는 상기 전면판(1086), 지지 프레임(1082), 및 후면판(1081)로 형성된다. 그 다음, 엔벨로프(1088)는 봉지된다. 따라서, 디스플레이 패널이 얻어진다. 또한, NTSC 텔레비전 신호에 따라 텔레비전 화상을 표시할 수 있는 구동 회로가 제공되어 있는 화상 형성 장치는 제9도에 도시된 것과 같이, 제조된다.

최종 화상 형성 장치는 예 26에서와 같이 양호한 특성을 보여준다.

[예 29]

소자 전극이 사진 석판술에 의해 사다리형으로 기판상에 형성된다(제13도). 다음으로, 표면 도전형 전자 방출 소자가 이 기판상에 제조되어 제26도와 유사한 방식으로 전자 소스 기판을 형성한다. 얻어진 전자 소스 기판을 이용해서, 디스플레이 패널이 이전의 예와 유사한 방식으로 제조된다. 또한, 제9도에서 도시된 것처럼, NTSC 텔레비전 신호에 따른 텔레비전 화상을 디스플레이 할 수 있는 구동회로를 구비한 화상 형성 장치가 제조된다.

최종 화상 형성 장치는 예 26과 같은 양호한 특성을 보인다.

[예 30]

소자 전극이 사진 석판술에 의해 매트릭스형으로 기판상에 형성된다(제13도). 다음으로, 표면 도전형 전자 방출 소자가 상기 기판상에 제조되어, 전자 소스 기판을 형성한다. 제34도는 제조된 표면 도전형 전자 방출 소자의 평면도이다. 표면 도전형 전자 방출 소자의 제조 공정이 아래에 설명된다.

제1 단계: 절연 기판(1)으로서 석영 기판이 채택된다. 석영 기판이 유기 용매로 잘 세정된다. 다음으로, 네 성분인 전극(2 및 3)이 증착 기술 및 사진 석판술을 이용해서 기판(1)상에 형성되어 소자 전극 사이의 간격(11)은 2  $\mu\text{m}$ 이며, 소자 전극의 폭(W1)은 600  $\mu\text{m}$ 이고, 소자 전극의 두께는 1000 Å이다.

제2 단계: 소자 전극이 형성된 기판이 정화된 물로 초음파를 이용해서 세정된다. 다음으로 기판이 뜨거운 순수한 물로부터 집어냄으로써 건조된다. HMDS(HMDS는 스피너(spinner)를 이용해서 기판상에 코팅되고 오븐에서 200°C로 15분간 가열된다)를 이용해서 소수성 처리(hydrophobicity treatment)가 수행되어 기판의 표면을 소수성으로 만든다. 압전 소자를 구비한 잉크-젯 분사 장치를 이용해서, 0.05wt%의 팔라듐, 아세테이트를 함유하는 수성 용매의 2개의 드롭렛이 기판상에 형성된 소자 전극(2 및 3) 사이의 서로 인접한 위치로 분사된다. 기판상에 도달한 후에, 드롭렛은 팽창하지 않고 제한된 영역에 남는다. 이로써 양호한 안정성 및 양호한 재생성을 가지게 된다.

제3 단계: 열처리가 300 °C로 10분간 수행되어 산화 팔라듐(PdO) 입자로 구성된 입자막(전기적 도전성 막(4))이 형성된다. "입자막"이라는 용어는 다수의 입자로 구성된 막을 지칭하며, 입자는 막 내에서 산란되거나, 또는 입자는 산란되어 각자에 인접하게 위치하거나 각자 오버랩된다(또는 아일랜드의 형태로 배치된다). 이 기술에서, 얻어진 박막의 폭(W2)은 기판상에 피착된 드롭렛의 형태의 함수로 결정된다. 그러므로, 전술한 것처럼, 드롭렛의 형태에서 재생성을 양호하게 만들 수 있으므로 박막의 폭(W2)의 작은 변화를 얻는 것이 가능하다. 또한, 상기 기술에서, 전기적 도전성 박막(4)을 형성하기 위해서는 패턴 공정이 필요하지 않다.

제4 단계: 포밍 공정이 다음으로 소자 전극(2 및 3) 양단의 전압을 인가함으로써 수행되어 전류가 전기적 도전성 박막(4)을 통과하여 전자 방출 영역(5)을 형성한다.

얻어진 전자 소스 기판을 이용하며, 엔벨로프(1088)는 제7도에 관해 전술한 방식으로 전면판(1086), 지지 프레임(1082), 후면판(1081)으로 형성된다. 다음으로 엔벨로프는 봉지된다. 그래서 디스플레이 패널이 얻어진다. 또한, 제9도에서 도시된 것과 같이 NTSC 텔레비전 신호에 따른 텔레비전 화상을 디스플레이 할 수 있는 구동 회로를 구비한 화상 형성 장치가 제조된다.

최종 화상 형성 장치는 예 26과 같은 양호한 특성을 보인다.

[예 31]

소자 전극이 사진 석판술을 이용해서 기판상에 매트릭스형으로 형성된다(제12도). 다음으로, 표면 도전형 전자 방출 소자가 이 기판상에 제조되어, 2개의 드롭렛이 소자 전극 사이에서 전기적으로 도전성 박막을 형성하기 위해서 분사된다는 점을 제외하고는 예 26과 동일한 방식으로 전자 소스 기판을 형성한다. 예 26과 동일한 조건하에서 예 26에서 이용된 것과 동일한 형태의 드롭렛 공급 메커니즘을 이용해서 드롭렛이 분사되며, 각 드롭렛(1 도트)내에 함유된 용매의 총량은 예 26의 것과 동일하다. 본 예에서 각 전기적 도전성 박막에 대해 2개의 드롭렛이 분사되므로, 얻어진 전기적 도전성 박막의 두께는 예 26에서 얻어진 것의 2배이다. 이 결과로부터, 드롭렛의 양을 변화시킴으로써 또는 각 전기적 박막에 대해 분사된 드롭렛의 개수를 변화시킴으로써 전기적 도전성 박막의 두께가 제어 가능하다는 결론이 나온다.

전술한 방식으로 전자 소스 기판을 이용해서, 디스플레이 패널 및 화상 형성 장치가 예 26과 유사한 방식으로 제조된다.



얻어진 디스플레이 패널 및 화상 형성 장치는 예 26과 같은 양호한 특성을 보인다.

[예 32]

전술한 예에서의 전자 방출 장치 제조에 있어서, 소자 전극들(또는 소자 전극들 및 내부 결성 전극들)이 먼저 형성되고, 다음으로 드롭릿이 피착되며, 마지막으로 베이킹이 수행된다. 대신에, 전기적 도전성 박막을 형성하기 위해 드롭릿이 먼저 피착되고 다음으로 베이킹이 수행된다. 그 이후에 소자 전극(또는 소자 전극들 및 내부 결성 전극들)이 형성된다. 후자의 제조 단계 순서에 의한 특정 예가 아래에 상세히 설명된다.

제35a1도 내지 제35c2도는 소자를 제조하는 공정을 도시하는 도식적 선도이다.

절연 기판(1)으로서 석영 기판이 채택된다. 석영 기판이 유기 용매로 세정된다. 압전 소자를 구비한 잉크-젯 분사 장치를 이용해서, 0.05 wt%의 팔라듐 아세테이트를 함유하는 수성 용매의 드롭릿이 기판의 중심 쪽으로 분사된다(제35a1도 및 제35a2도). [드롭릿의 개수는 하나에 제한되지 않는다. 요구한 바 대로, 2 또는 더 이상의 드롭릿이 분사될 수 있다.]

그 이후에, 베이킹이 300 °C에서 10분간 수행되며 산화 팔라듐(PdO) 입자를 구성하는 원형 전기적 도전성 박막(5)을 형성한다(제35b1도 및 제35b2도).

증착 기술 및 사진식각술을 이용하며, Ni 성분인 전극(2 및 3)이 전기적 도전성 박막의 도트를 가지는 기판상에 형성되어 소자 전극간의 간격(L1)은 10 μm이고, 소자 전극의 폭(W1)은 400 μm이며, 소자 전극의 두께는 1000 Å이다. 상기 공정에서, 소자 전극(2 및 3)이 소자 전극(2 및 3)사이의 틈의 중심이 실질적으로 전기적 도전성 박막의 도트의 중심과 일치하는 장소에 형성된다.

포팅 공정이 소자 전극(2 및 3) 양단에 전압을 인가함으로써 수행되어서 전류가 전기적 도전성 박막(5)을 통과하여 전자 방출 영역(6)을 형성하게 된다(제35c1도 및 제35c2도).

상기 예에서 단지 하나의 소자가 기판상에 제조되지만, 다수의 표면 도전형 전자 방출 소자가 기판 상에 제조될 수 있어서 제36도에 도시된 것과 같은 매트릭스형 와이어를 가진 전자 소스 기판을 제조한다. 매트릭스형 와이어 전극은 증착 및 사진 식각술로 제조된다. 이 구조에서, X-방향 와이어와 Y-방향 와이어가 각 교차점에서 (도시되지 않은)절연체에 의해 각자로부터 전기적으로 절연된다. 또한, 엔벨로프(108)는 제7도와 관련하여 전술한 것과 동일한 방식으로 전면판(1086), 지지 프레임(1082), 후면판(1081)으로 형성된다. 다음으로 엔벨로프(1088)가 봉지된다. 그래서 디스플레이 패널이 얻어진다. 또한, 제9도에 도시된 것처럼 NTSC 텔레비전 신호에 따른 텔레비전 화상을 디스플레이 할 수 있는 구동 회로를 구비한 화상 형성 장치가 제조된다. 전자 소스 기판에 있어서, 제37도에 도시된 형이 또한 채택된다.

이전의 예들과 같이 상기 예에서 또한 얻어진 화상 형성 장치는 대형 스크린 영역상의 명도면에서 작은 변형을 가진 TV 화상을 디스플레이하는 양호한 성능을 보인다.

[예 33]

예 32와 동일한 방식으로 기판상에 다수의 도트형 전기적 도전성 박막을 형성한 후에, 사다리형 내부 결성외에도 소자 전극(2 및 3)이 증착 및 사진 식각술을 이용해서 기판상에 형성되어 소자 전극의 폭(W1)이 600 μm, 소자 전극 사이의 간격이 10 μm, 소자 전극의 두께가 1000 Å이 되어 제39도에 도시된 것과 같은 전자 소스 기판을 형성한다. 또한, 엔벨로프(1088)가 제11도와 관련하여 전술한 것과 동일한 방식으로 도시된 전면판(1086), 지지 프레임(1082), 후면판(1124)으로 형성된다. 다음으로 엔벨로프(1088)가 봉지된다. 그래서 디스플레이 패널이 얻어진다. 또한, 제9도에 도시된 것처럼 NTSC 텔레비전 신호에 따른 텔레비전 화상을 디스플레이 할 수 있는 구동 회로를 구비한 화상 형성 장치가 제조된다.

예 32와 같이 상기 예에서 얻어진 화상 형성 장치는 화상의 디스플레이에 있어서 양호한 성능을 보인다.

[예 34]

전술한 예 32 및 예 33에서, 압전 소자를 구비한 잉크-젯 분사 장치가 채택된다. 그 대신에, 버블이 열을 이용해서 생성되는 버블-젯형 잉크-젯 분사 장치가 또한 채택된다. 상기 형의 잉크-젯 분사 장치를 이용해서, 사다리형 와이어를 가지는 전자 소스 기판을 구비한 화상 형성 장치외에 매트릭스형 내부 결성 가지는 전자 소스 기판을 구비한 화상 형성 장치가 제조된다. 얻어진 화상 형성 장치는 예 32 및 예 33에서와 같이 양호한 성능을 보인다.

## (5) 청구의 범위

### 청구항 1

전자 방출 소자를 제조하기 위한 방법에 있어서,

기판 상에 복수개 쌍의 소자 전극들을 제공하는 단계-상기 쌍을 이루는 전극들 사이에는 간극이 있음-;

상기 복수개 쌍의 소자 전극들로부터 선정된 쌍의 소자 전극을 선택하는 단계;

상기 선택된 선정된 쌍의 소자 전극 사이의 간극에 금속 원소를 포함하는 액체 드롭릿을 제공하는 단계;

상기 공급된 액체 드롭릿을 열적으로 소결시켜 상기 소자 전극들 사이를 전기적으로 접속시키는 도전 박막을 형성하는 단계; 및

상기 도전 박막을 통한 포팅(energization forming)시키는 단계

를 포함하는 것을 특징으로 하는 전자 방출 소자 제조 방법.

### 청구항 2

제1항에 있어서, 상기 드롭릿은 잉크-젯 방식으로 공급되는 것을 특징으로 하는 전자 방출 소자 제조 방법.

### 청구항 3

제2항에 있어서, 상기 잉크-젯 방식은 열 에너지로 용액 내에 버블을 형성하여 상기 용액을 드롭릿 형태로 분사하는 것을 특징으로 하는 전자 방출 소자 제조 방법.

### 청구항 4

제1항에 있어서, 상기 한 쌍의 전극들 사이에 공급된 상기 드롭릿의 양은 상기 기판과 상기 한 쌍의 전극들로 형성된 리세스된 공간의 체적보다 작은 것을 특징으로 하는 전자 방출 소자 제조 방법.

### 청구항 5

제1항에 있어서,

상기 전기적 도전성 박막을 구성하는 물질을 함유하는 용액의 1개 이상의 드롭릿들을 상기 기판에 공급하는 단계;

상기 공급된 드롭릿의 상태를 검출하는 단계; 및

상기 공급된 드롭릿의 상태에 대해 얻은 정보에 기초하여, 1개 이상의 드롭릿들을 다시 공급하는 단계를 포함하는 것을 특징으로 하는 전자 방출 소자 제조 방법.

### 청구항 6

제5항에 있어서, 상기 전기적 도전성 박막을 구성하는 물질을 함유하는 상기 용액은 상기 물질이 분산되어 있는 용액인 것을 특징으로 하는 전자 방출 소자 제조 방법.

### 청구항 7

제5항에 있어서, 상기 전기적 도전성 박막을 구성하는 물질을 함유하는 상기 용액은 상기 물질이 용해되어 있는 용액인 것을 특징으로 하는 전자 방출 소자 제조 방법.

### 청구항 8

제5항에 있어서, 검출될 공급된 드롭릿의 상태에 대한 항목들은 드롭릿의 존재 여부, 공급된 드롭릿의 양, 및 드롭릿이 공급된 장소 등의 항목들 중 선택된 최소한 하나 이상의 항목을 포함하는 것을 특징으로 하는 전자 방출 소자 제조 방법.

### 청구항 9

제5항에 있어서, 드롭릿이 피착되어 있지 않은 경우에, 드롭릿이 다시 동일한 조건하에서 공급되는 것을 특징으로 하는 전자 방출 소자 제조 방법.

### 청구항 10

제5항에 있어서, 공급된 드롭릿의 양이 허용 상한치보다 큰 경우에, 상기 공급된 드롭릿의 최소한 일부가 제거되는 것을 특징으로 하는 전자 방출 소자 제조 방법.

### 청구항 11

제5항에 있어서, 드롭릿이 부적합한 형태로 공급되는 경우에, 드롭릿은 분사 조건을 조정한 후에 다시 공급되는 것을 특징으로 하는 전자 방출 소자 제조 방법.

### 청구항 12

제5항에 있어서, 공급된 드롭릿의 상태를 검출하여 얻은 정보에 기초하여, 다른 분사 위치에 대한 분사 조건이 조정되는 것을 특징으로 하는 전자 방출 소자 제조 방법.

### 청구항 13

제11항에 있어서, 조정될 상기 분사 조건들은 최소한 분사 동작 회수를 또는 분사 위치 중 어느 하나를 포함하는 것을 특징으로 하는 전자 방출 소자 제조 방법.

### 청구항 14

제5항에 있어서, 공급된 드롭릿의 상태는 상기 드롭릿이 공급된 위치를 조명한 한 다음, 상기 위치로부터 반사되거나 상기 위치를 통해 전달되는 광을 검출함으로써 검출되는 것을 특징으로 하는 전자 방출 소자 제조 방법.

### 청구항 15

제5항에 있어서, 공급된 드롭릿의 상태는, 드롭릿이 공급되는 선정된 위치를 드롭릿의 상태 검출을 위한 위치로서 정한 후에 검출되는 것을 특징으로 하는 전자 방출 소자 제조 방법.

### 청구항 16

제1항에 있어서, 상기 전기적 도전성 박막은 상기 드롭릿에 의해 형성된 인접 도트들 사이의 중심간 거리가 상기 도트의 직경보다 작게 되도록하여 다수의 드롭릿들을 공급함으로써 형성되는 것을 특징으로 하는



전자 방출 소자 제조 방법.

#### 청구항 17

제16항에 있어서, 상기 전기적 도전성 박막으로 형성된 전자 방출 영역의 막 두께는 공급된 드롭릿의 양 및/또는 공급된 드롭릿들의 수를 제어함으로써 조절되는 것을 특징으로 하는 전자 방출 소자 제조 방법.

#### 청구항 18

제16항에 있어서, 상기 드롭릿을 상기 기판 상에 공급하기 전에, 상기 기판 표면은 소수성(疎水性)이 되도록 처리되는 것을 특징으로 하는 전자 방출 소자 제조 방법.

#### 청구항 19

상부에 배치된 다수의 전자 방출 소자들을 포함하는 전자 소스 기판에 있어서, 상기 전자 방출 소자들은 제1항에 따른 방법으로 제조되는 것을 특징으로 하는 전자 소스 기판.

#### 청구항 20

제19항에 의한 상기 전자 소스 기판 상에 형성된 다수의 전자 방출 소자들이 서로 접속되어 있는 전자 소스.

#### 청구항 21

제20항에 의한 상기 전자 소스가 제공되어 있는 후면판, 및 형광막이 제공되어 있는 전면판을 포함하는 디스플레이 패널에 있어서,

상기 후면판과 상기 전면판은 서로 대향 위치에 위치하므로, 상기 형광막은 상기 전자 소스에 의해 방출된 전자에 의해 조사되어 화상을 표시하는 것을 특징으로 하는 디스플레이 패널.

#### 청구항 22

제21항에 의한 상기 디스플레이 패널을 포함하는 화상 형성 장치에 있어서, 구동 회로는 상기 디스플레이 패널에 접속되는 것을 특징으로 하는 화상 형성 장치.

#### 청구항 23

전자 방출 소자를 제조하는 장치에 있어서,

금속 성분을 함유한 드롭릿을 기판쪽으로 분사하며 상기 드롭릿을 상기 기판상에 공급하는 드롭릿 공급 수단;

상기 공급된 드롭릿의 상태를 검출하기 위한 검출 수단; 및

상기 검출 수단을 통해 얻은 정보에 기초하여 상기 드롭릿 공급 수단의 분사 조건을 제어하기 위한 제어 수단

을 포함하는 것을 특징으로 하는 전자 방출 소자 제조 장치.

#### 청구항 24

제23항에 있어서, 상기 검출 수단은 드롭릿의 존재 여부를 검출하고 또한 드롭릿의 양을 검출하기 위한 드롭릿 정보 검출 수단, 또는 드롭릿이 공급되어 있는 위치를 검출하기 위한 드롭릿 도달 위치 검출 수단 중 어느 하나를 최소한 포함하는 것을 특징으로 하는 전자 방출 소자 제조 장치.

#### 청구항 25

제24항에 있어서, 상기 드롭릿 정보 검출 수단 및 상기 드롭릿 도달 위치 검출 수단 양쪽 모두는 동일한 단일 광학 검출 시스템 내에서 구현되는 것을 특징으로 하는 전자 방출 소자 제조 장치.

#### 청구항 26

제24항에 있어서, 드롭릿 정보 및 드롭릿 도달 위치를 둘다 동시에 검출할 수 있는 것을 특징으로 하는 전자 방출 소자 제조 장치.

#### 청구항 27

제24항에 있어서, 상기 드롭릿 정보 및 상기 드롭릿 도달 위치를 둘다 연속적으로 검출할 수 있는 것을 특징으로 하는 전자 방출 소자 제조 장치.

#### 청구항 28

제23항에 있어서, 상기 검출 수단을 통해 얻은 정보에 기초하여 위치선정 동작을 수행하기 위한 위치선정 수단을 더 포함하는 것을 특징으로 하는 전자 방출 소자 제조 장치.

#### 청구항 29

제23항에 있어서, 상기 공급된 드롭릿의 최소한 일부를 제거하기 위한 드롭릿 제거 수단을 더 포함하는 것을 특징으로 하는 전자 방출 소자 제조 장치.

#### 청구항 30

제29항에 있어서, 상기 드롭릿 제거 수단은 가스 분사용으로 제공된 제거 노즐을 포함하여 캡으로부터 드

를릿을 멀리 내뿜는 것을 특징으로 하는 전자 방출 소자 제조 장치.

#### 청구항 31

제23항에 있어서, 상기 드롭릿 공급 수단은 잉크-젯 방식에 기초하는 것을 특징으로 하는 전자 방출 소자 제조 장치.

#### 청구항 32

제31항에 있어서, 상기 잉크-젯 방식은 열 에너지로 용액 내에 버블을 형성하여 상기 용액을 드롭릿 형태로 분사하는 것을 특징으로 하는 전자 방출 소자 제조 장치.

#### 청구항 33

제31항에 있어서, 상기 잉크-젯 방식은 압전 소자를 사용하여 용액을 드롭릿 형태로 분사하는 것을 특징으로 하는 전자 방출 소자 제조 장치.

#### 청구항 34

표면상의 복수개의 행 및 열을 따라 배치된 복수개의 전자 방출 소자 -상기 각각의 전자 방출 소자는 사이에 간극을 갖는 한쌍의 전극 및 상기 한 쌍의 전극 사이에 배치되어 상기 한 쌍의 전극간에 인가되는 전압에 따라 전자를 방출하기 위한 박막 부재를 포함함-를 포함하는 전자 소스 기판에 있어서, 상기 복수개의 행과 열을 따라 배치된 상기 복수개의 전자 방출 소자들 각각에는, 금속 원소를 포함하는 액체 드롭릿을 상기 기판 상의 상기 간극의 한 위치에 선택적으로 제공하여 형성되는 박막이 상기 박막 부재로서 제공되는 것을 특징으로 하는 전자 소스 기판.

#### 청구항 35

표면상의 복수개의 행 및 열을 따라 배치된 복수개의 전자 방출 소자 -상기 각각의 전자 방출 소자는 사이에 간극을 갖는 한쌍의 전극 및 상기 한 쌍의 전극 사이에 배치되어 상기 한 쌍의 전극간에 인가되는 전압에 따라 전자를 방출하기 위한 박막 부재를 포함함-를 포함하는 전자 소스 기판에 있어서, 상기 복수개의 행과 열을 따라 배치된 상기 복수개의 전자 방출 소자들 각각에는, 금속 원소를 포함하는 액체 드롭릿을 상기 기판 상의 상기 간극의 한 위치에 선택적으로 제공한 후, 상기 드롭릿을 열처리함으로써 형성되는 박막이 상기 박막 부재로서 제공되는 것을 특징으로 하는 전자 소스 기판.

#### 청구항 36

표면상의 복수개의 행 및 열을 따라 배치된 복수개의 전자 방출 소자 -상기 각각의 전자 방출 소자는 사이에 간극을 갖는 한쌍의 전극 및 상기 한 쌍의 전극 사이에 배치되어 상기 한 쌍의 전극간에 인가되는 전압에 따라 전자를 방출하기 위한 박막 부재를 포함함-를 포함하는 전자 소스 기판에 있어서, 상기 복수개의 행과 열을 따라 배치된 상기 복수개의 전자 방출 소자들 각각에는, 금속 원소를 포함하는 액체 드롭릿을 상기 기판 상의 상기 간극의 한 위치에 선택적으로 제공하고 상기 드롭릿을 열처리한 후 상기 한 쌍의 전극 사이를 전기적으로 통전시켜 포밍 처리를 수행함으로써 형성되는 박막이 상기 박막 부재로서 제공되는 것을 특징으로 하는 전자 소스 기판.

#### 청구항 37

제34 내지 36항 중 임의의 한 항에 있어서, 상기 드롭릿은 잉크젯 시스템에 따라 분사되는 드롭릿인 것을 특징으로 하는 전자 소스 기판.

#### 청구항 38

제35 또는 36항에 있어서, 상기 드롭릿은 유기 금속 성분을 포함하는 용액으로부터 형성되는 것을 특징으로 하는 전자 소스 기판.

#### 청구항 39

제35 또는 36항에 있어서, 상기 박막 부재를 구성하는 한 성분은 금속성분인 것을 특징으로 하는 전자 소스 기판.

#### 청구항 40

제35 또는 36항에 있어서, 상기 박막 부재는 크랙(crack)이 형성된 박막을 포함하는 것을 특징으로 하는 전자 소스 기판.

#### 청구항 41

표면상의 복수개의 행 및 열을 따라 배치된 복수개의 전자 방출 소자 -상기 각각의 전자 방출 소자는 사이에 간극을 갖는 한쌍의 전극 및 상기 한 쌍의 전극 사이에 배치되어 상기 한 쌍의 전극간에 인가되는 전압에 따라 전자를 방출하기 위한 박막 부재를 포함함-를 포함하는 전자 소스 기판에 있어서, 상기 복수개의 행과 열을 따라 배치된 상기 복수개의 전자 방출 소자들 각각에는, 탄소 박막을 포함하는 제1 박막과, 금속 원소를 포함하는 액체 드롭릿을 상기 기판 상의 상기 간극의 한 위치에 선택적으로 제공하여 형성되는 제2 박막이 상기 박막 부재로서 제공되는 것을 특징으로 하는 전자 소스 기판.

#### 청구항 42

표면상의 복수개의 행 및 열을 따라 배치된 복수개의 전자 방출 소자 -상기 각각의 전자 방출 소자는 사이에 간극을 갖는 한쌍의 전극 및 상기 한 쌍의 전극 사이에 배치되어 상기 한 쌍의 전극간에 인가되는 전압에 따라 전자를 방출하기 위한 박막 부재를 포함함-를 포함하는 전자 소스 기판에 있어서, 상기 복수

개의 행과 열을 따라 배치된 상기 복수개의 전자 방출 소자를 각각에는, 탄소 박막을 포함하는 제1 박막과, 금속 원소를 포함하는 액체 드롭릿을 상기 기판 상의 상기 간극의 한 위치에 선택적으로 제공한 후 상기 드롭릿을 열처리하여 형성되는 제2박막이 상기 박막 부재로서 제공되는 것을 특징으로 하는 전자 소스 기판.

#### 청구항 43

표면상의 복수개의 행 및 열을 따라 배치된 복수개의 전자 방출 소자-상기 각각의 전자 방출 소자는 사이에 간극을 갖는 한쌍의 전극 및 상기 한 쌍의 전극 사이에 배치되며 상기 한 쌍의 전극간에 인가되는 전압에 따라 전자를 방출하기 위한 박막 부재를 포함함-를 포함하는 전자 소스 기판에 있어서, 상기 복수개의 행과 열을 따라 배치된 상기 복수개의 전자 방출 소자들 각각에는, 탄소 박막을 포함하는 제1 박막과, 금속 원소를 포함하는 액체 드롭릿을 상기 기판 상의 상기 간극의 한 위치에 선택적으로 제공하고 상기 드롭릿을 열처리한 후 상기 한 쌍의 전극들 사이를 전기적으로 통전시켜 포방 처리를 수행함으로써 형성되는 제2 박막이 상기 박막 부재로서 제공되는 것을 특징으로 하는 전자 소스 기판.

#### 청구항 44

제41 내지 43항 중 임의의 한 항에 있어서, 상기 드롭릿은 잉크젯 시스템에 따라 분사되는 드롭릿인 것을 특징으로 하는 전자 소스 기판.

#### 청구항 45

제41 내지 43항 중 임의의 한 항에 있어서, 상기 드롭릿은 유기 금속 성분을 포함하는 용액으로부터 형성되는 것을 특징으로 하는 전자 소스 기판.

#### 청구항 46

제41 내지 43항 중 임의의 한 항에 있어서, 상기 제2 박막을 구성하는 성분은 금속 성분인 것을 특징으로 하는 전자 소스 기판.

#### 청구항 47

제41 내지 43항 중 임의의 한 항에 있어서, 상기 박막 부재는 크랙(crack)이 형성된 박막을 포함하는 것을 특징으로 하는 전자 소스 기판.

#### 청구항 48

전자 방출 소자를 제조하기 위한 장치에 있어서,

복수개의 전극쌍이 복수개의 행과 열을 따라 표면에 배열된 기판이 장착되는 스테이지; 및

상기 기판 또는 상기 스테이지에 대해 상대적으로 움직이면서, 금속 원소를 포함하는 드롭릿을 상기 기판 또는 상기 스테이지를 향해 분사하여 상기 각각의 전극쌍에 선택적으로 제공하기 위한 드롭릿 제공 수단을 포함하는 것을 특징으로 하는 전자 방출 소자 제조 장치.

#### 청구항 49

제48에 있어서, 상기 드롭릿 제공 수단에는 잉크젯 시스템의 드롭릿 분사 노즐이 제공되는 것을 특징으로 하는 전자 방출 소자 제조 수단.

#### 청구항 50

제48항에 있어서, 상기 드롭릿 제공 수단에는 다중 어레이로 배열된 드롭릿 분사 노즐이 제공되는 것을 특징으로 하는 전자 방출 소자 제조 장치.

#### 청구항 51

제48항에 있어서, 상기 기판 또는 상기 스테이지의 움직임을 고정시키고 상기 드롭릿 제공 수단을 움직이기 위한 이동 수단을 더 포함하는 것을 특징으로 하는 전자 방출 소자 제조 장치.

#### 청구항 52

제48항에 있어서, 상기 드롭릿 제공 수단의 움직임을 고정시키고 상기 기판 또는 상기 스테이지를 움직이기 위한 이동 수단을 더 포함하는 것을 특징으로 하는 전자 방출 소자 제조 장치.

#### 청구항 53

제48항에 있어서, 상기 드롭릿 제공 수단 및 상기 기판 또는 상기 스테이지 모두를 움직이기 위한 이동 수단을 더 포함하는 것을 특징으로 하는 전자 방출 소자 제조 장치.

#### 청구항 54

제48 또는 제49항에 있어서, 상기 드롭릿 제공 수단은 잉크젯 시스템으로 동작하는 것을 특징으로 하는 전자 방출 소자 제조 장치.

#### 청구항 55

제48항에 있어서, 상기 드롭릿은 유기 금속 성분을 포함하는 용액으로부터 형성되는 것을 특징으로 하는 전자 방출 소자 제조 장치.

**청구항 56**

전자 방출 소자를 제조하기 위한 방법에 있어서,

전극 사이에 간극을 갖는 복수개의 소자 전극쌍을 기판 상에 제공하는 제1단계;

상기 복수개의 소자 전극쌍으로부터 선정된 쌍의 소자 전극을 선택하기 위한 제2 단계;

금속 원소를 포함하는 액체 드롭릿을 상기 선택된 소자 전극쌍 사이의 간극에 제공하는 제3 단계;

상기 기판 상의 상기 드롭릿의 형태 안정화를 개선시키기 위해 표면 처리를 수행하는 제4 단계;

상기 제공된 드롭릿을 열적으로 소결시켜 상기 소자 전극들 사이를 접속하는 도전 박막을 형성하는 단계;

상기 도전 박막을 통전 포밍 처리하는 단계;

를 포함하는 것을 특징으로 하는 전자 방출 소자 제조 방법.

**청구항 57**

제56항에 있어서, 상기 드롭릿은 잉크젯 시스템에 의해 분사되는 것을 특징으로 하는 전자 방출 소자 제조 방법.

**청구항 58**

제56항에 있어서, 상기 드롭릿은 유기 금속 성분을 포함하는 용액으로부터 형성되는 것을 특징으로 하는 전자 방출 소자 제조 방법.

**청구항 59**

제56항에 있어서, 상기 박막 부재를 구성하는 성분은 금속 성분인 것을 특징으로 하는 전자 방출 소자 제조 방법.

**청구항 60**

제56항에 있어서, 상기 표면 처리를 수행하기 위한 단계는 소수성 처리(hydrophobic processing)인 것을 특징으로 하는 전자 방출 소자 제조 방법.

**청구항 61**

제60항에 있어서, 상기 소수성 처리는 실레인 커플링제(silane coupling agent)를 사용하는 단계를 포함하는 것을 특징으로 하는 전자 방출 소자 제조 방법.

**청구항 62**

56항에 있어서, 표면 처리를 수행하는 상기 단계는, 상기 전극쌍이 배치된 상기 기판에 대해 수행되는 것을 특징으로 하는 전자 방출 소자 제조 방법.

도면

FIG 1

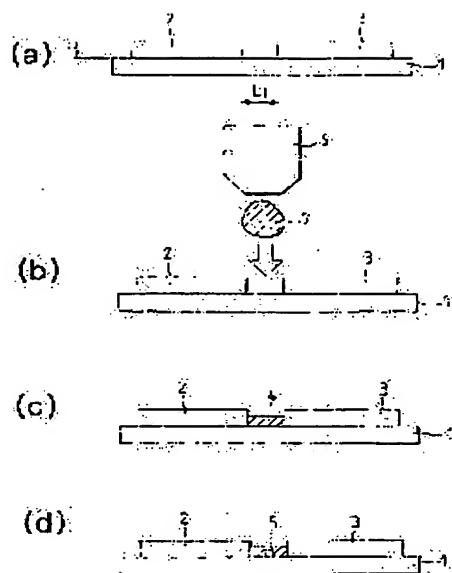


FIG 2a

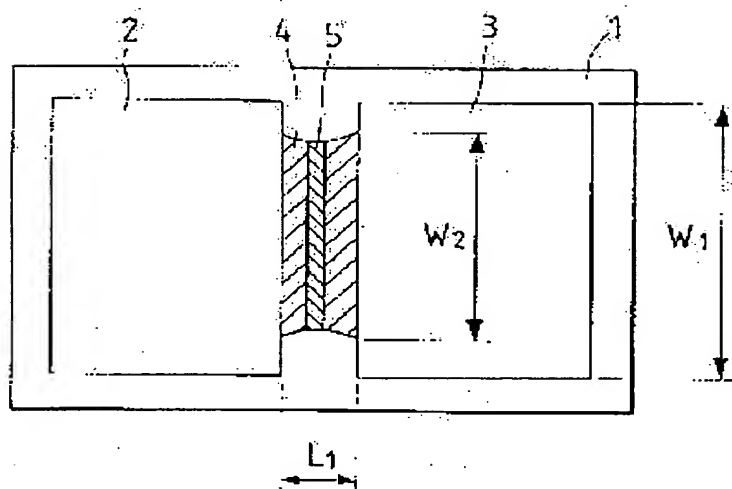
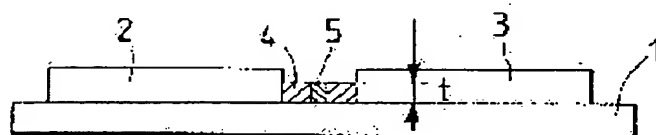
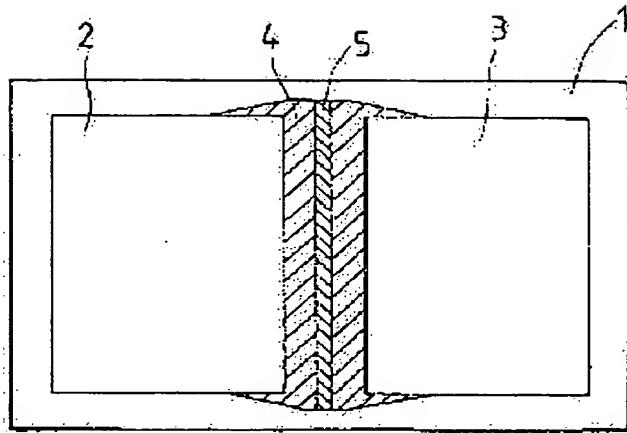


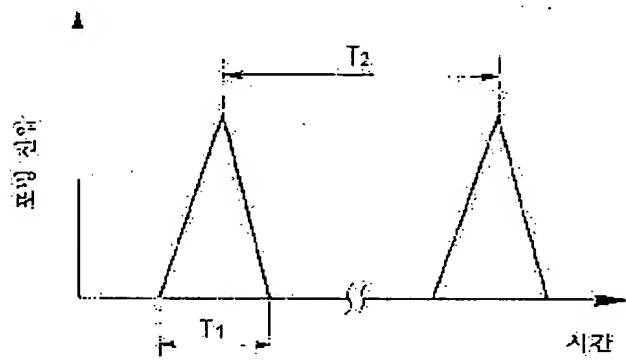
FIG 2b



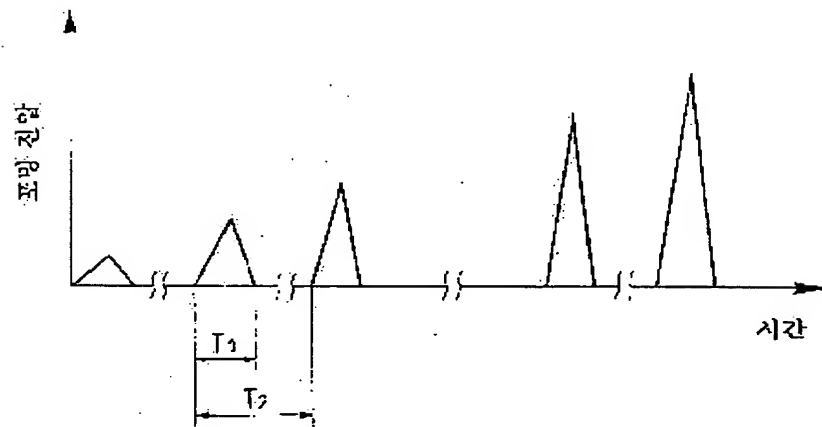
도면3



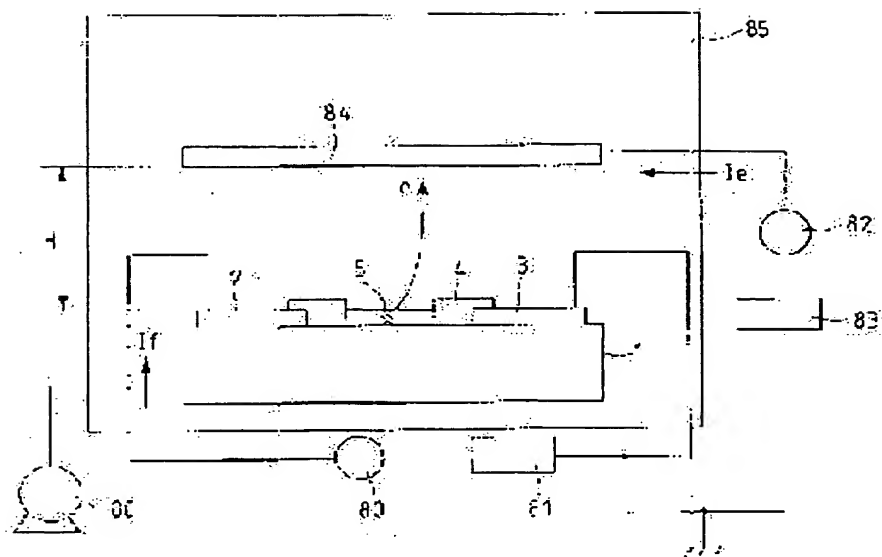
도면4a



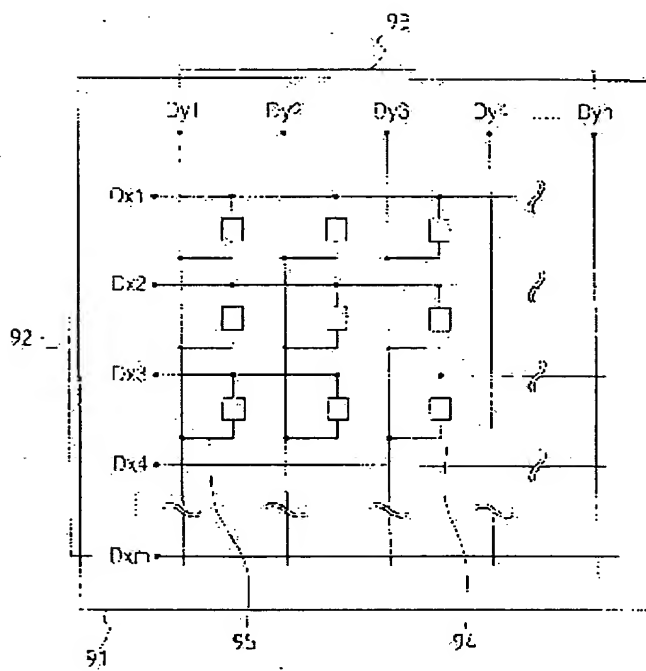
도면4b



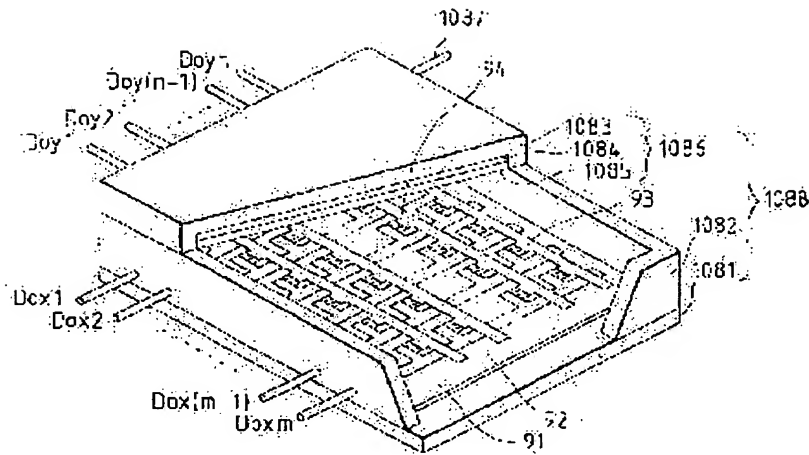
5075



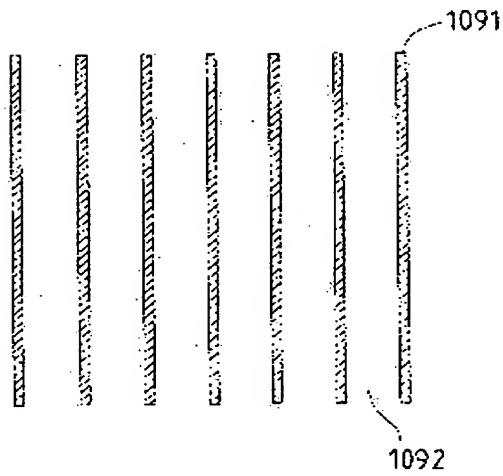
508



507



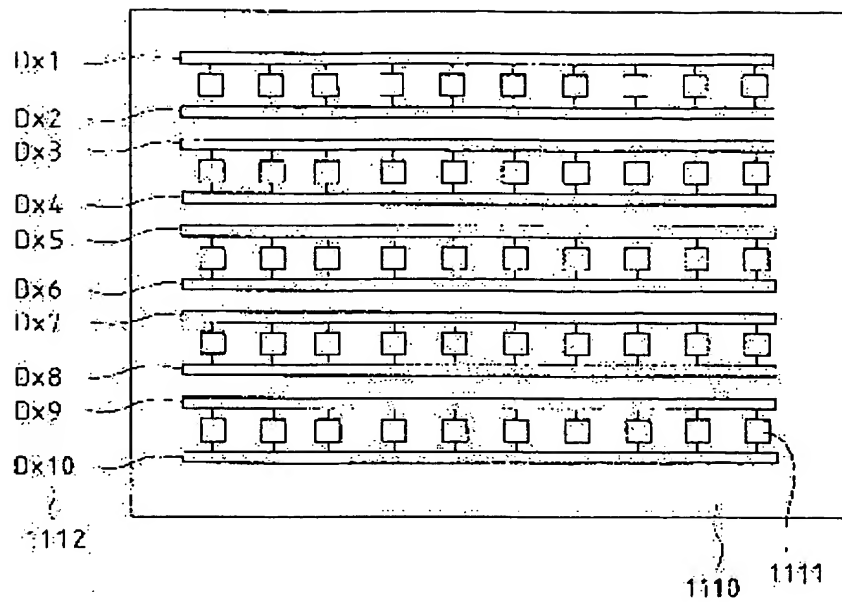
**CP&G**



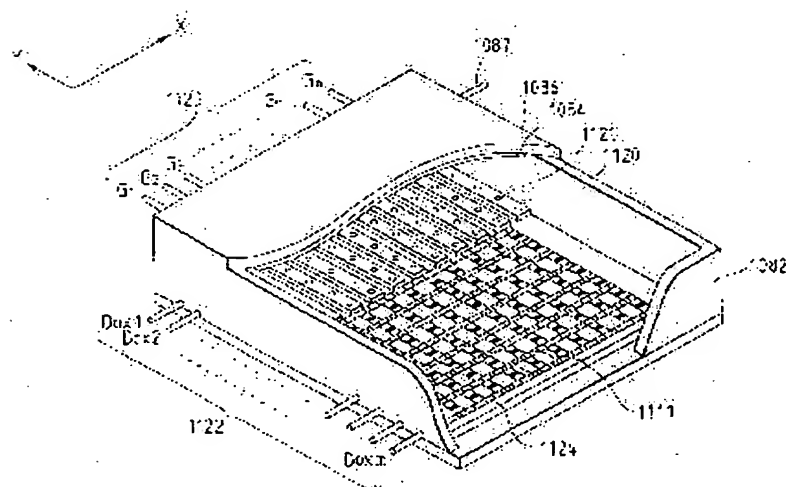




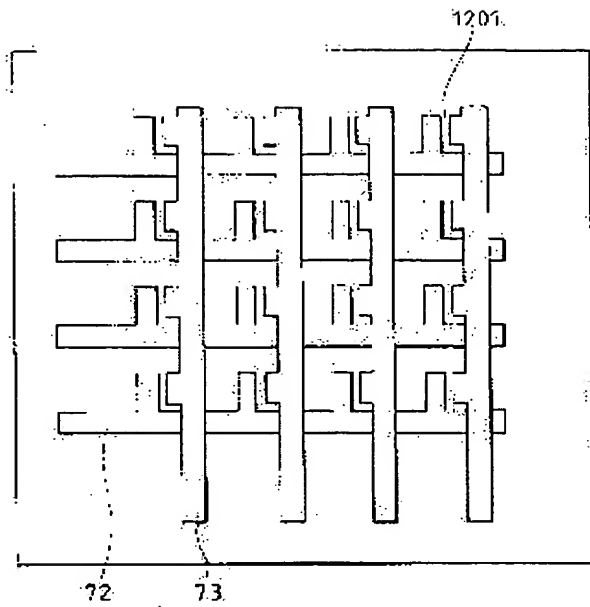
도면 10



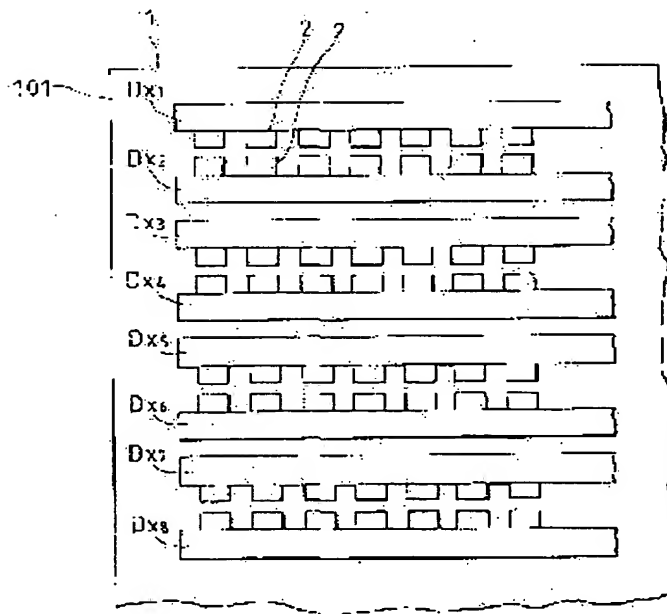
도면 11



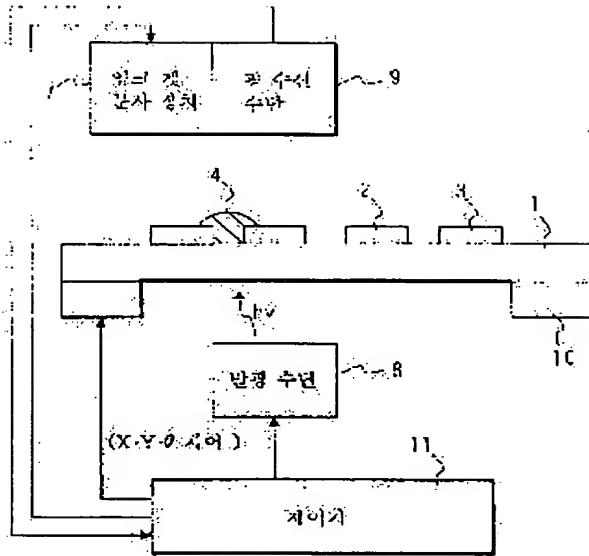
도면 12



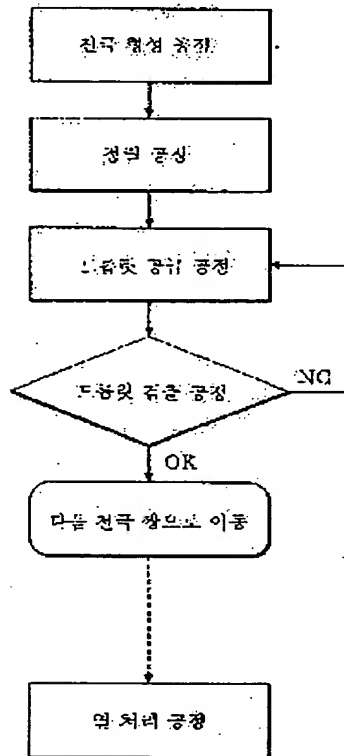
도면 13



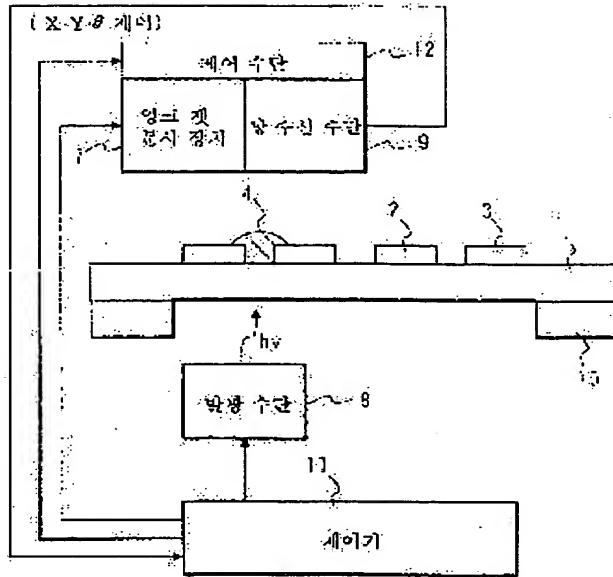
도면14



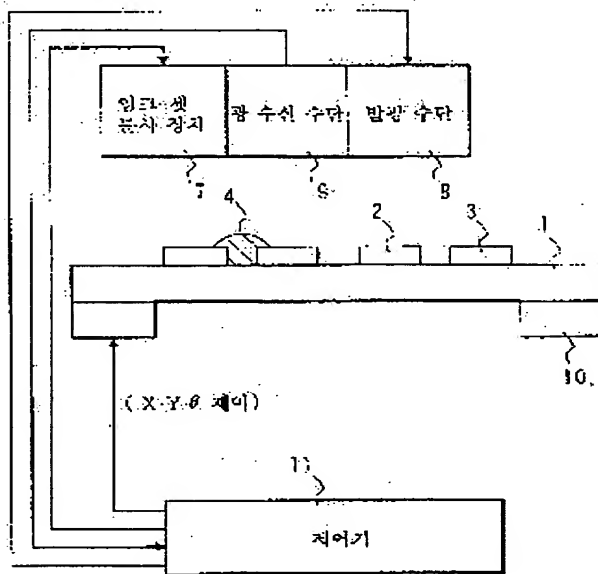
도면15



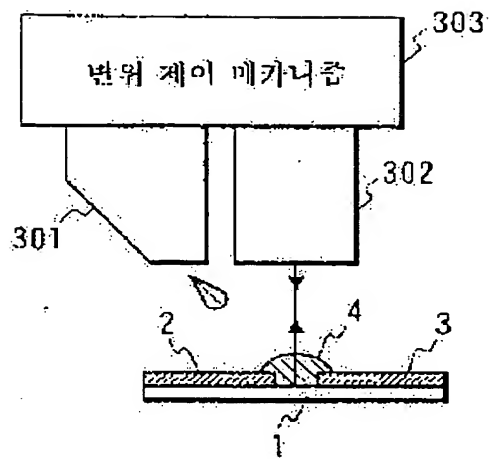
도면 16



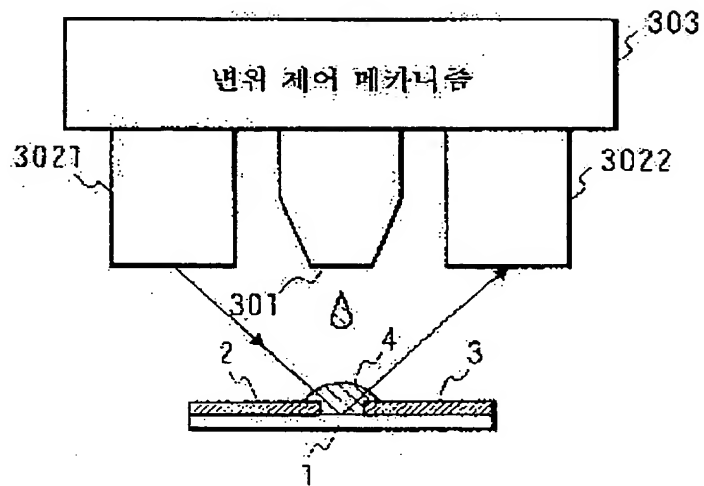
도면 17



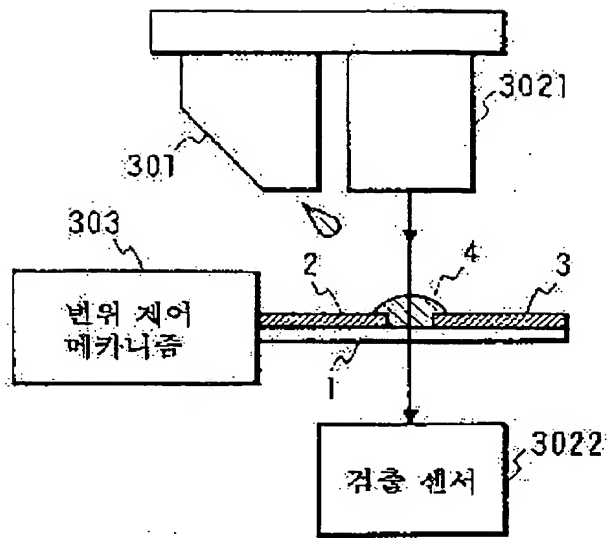
도면 18a



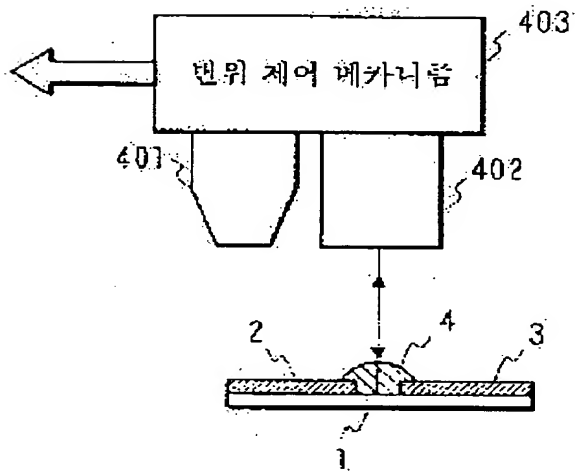
도면 18b



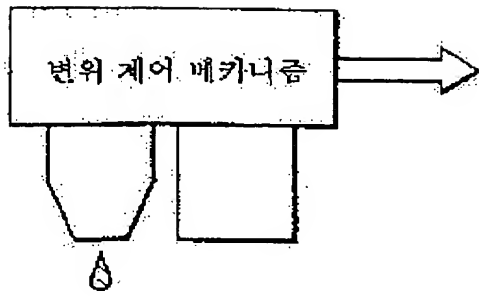
도면 18a



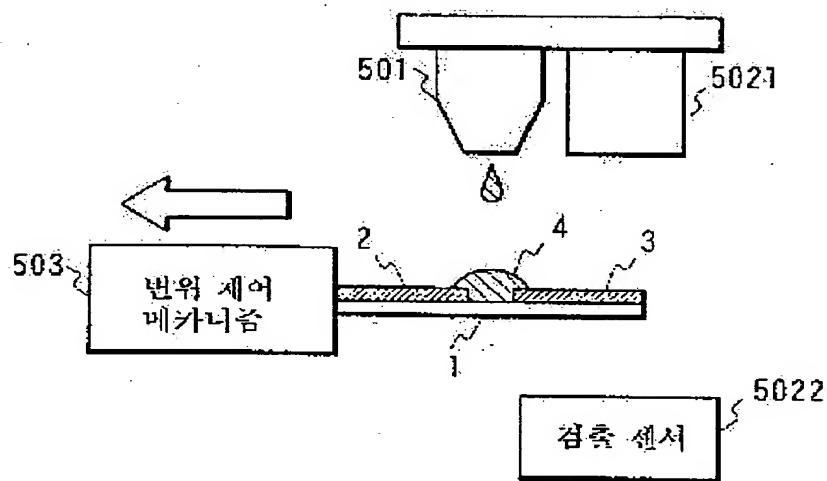
도면 19a



도면 19b

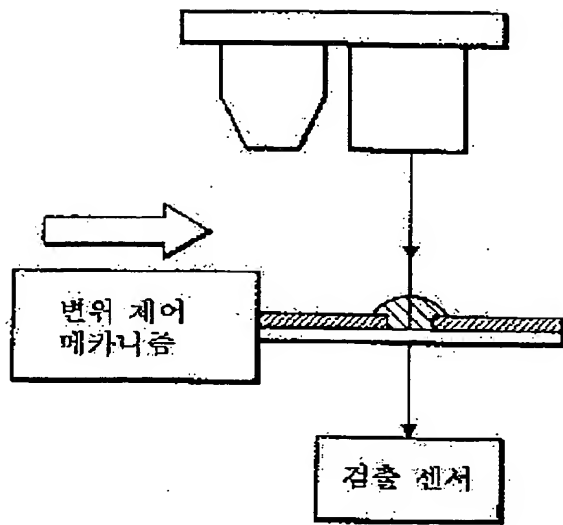


도면 20a

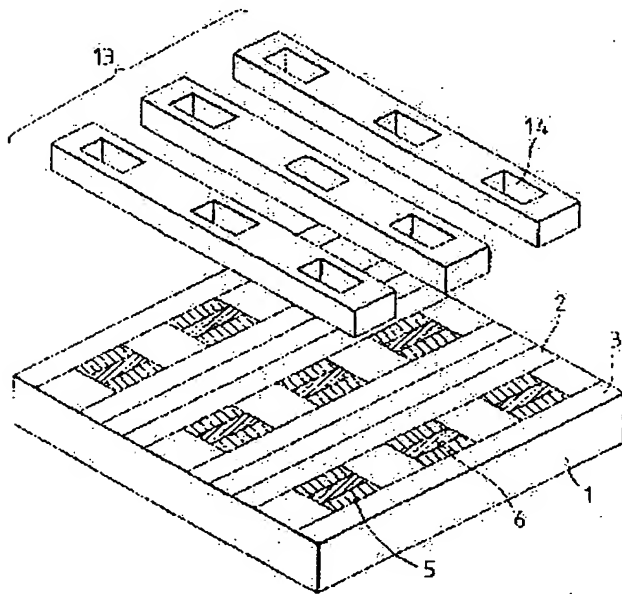




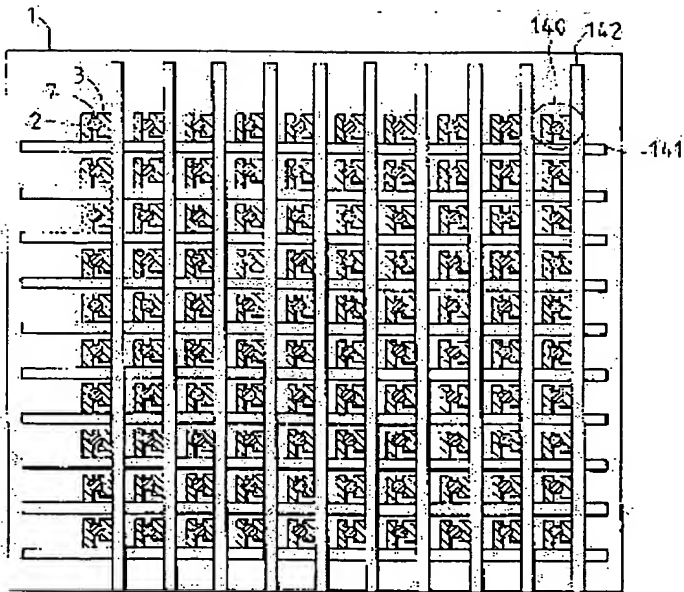
도면20b



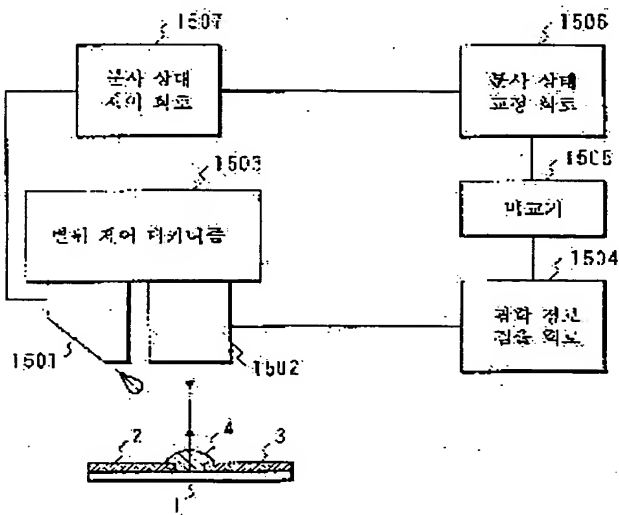
도면21



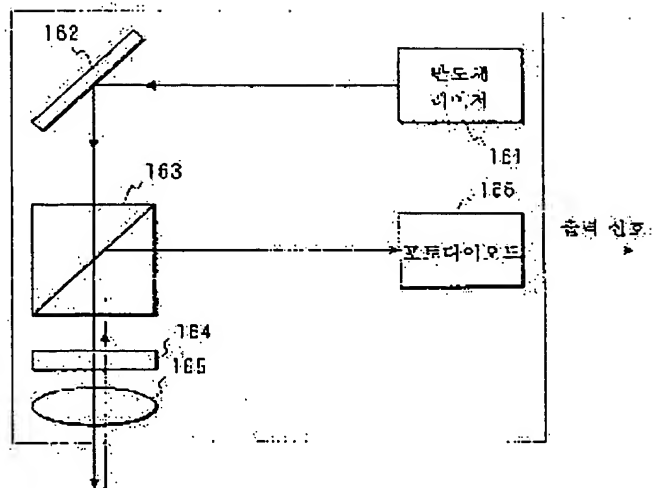
도면22



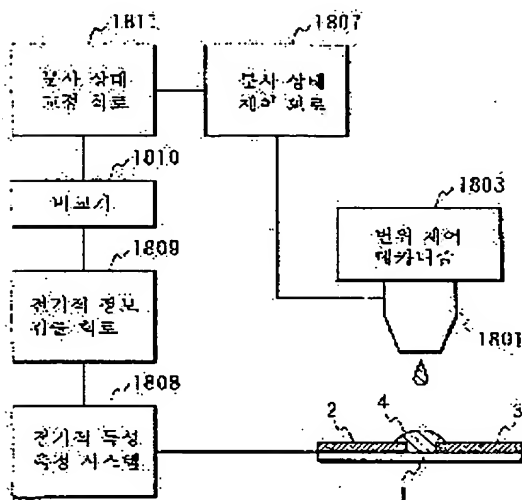
도면23



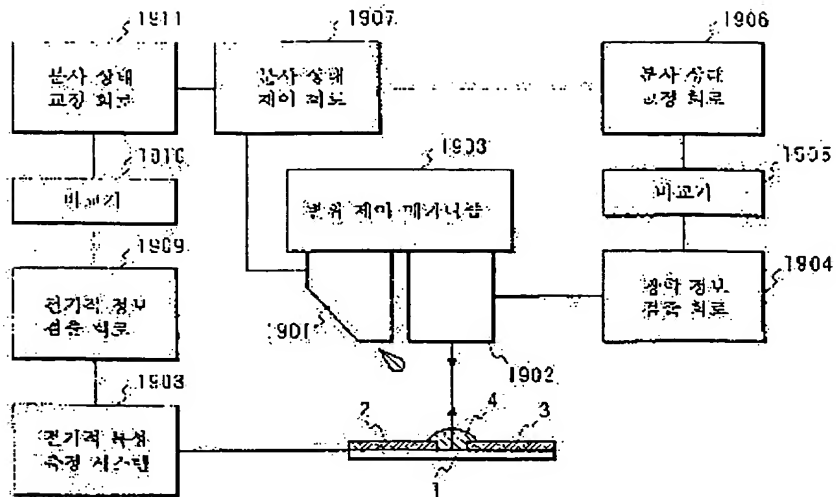
5024



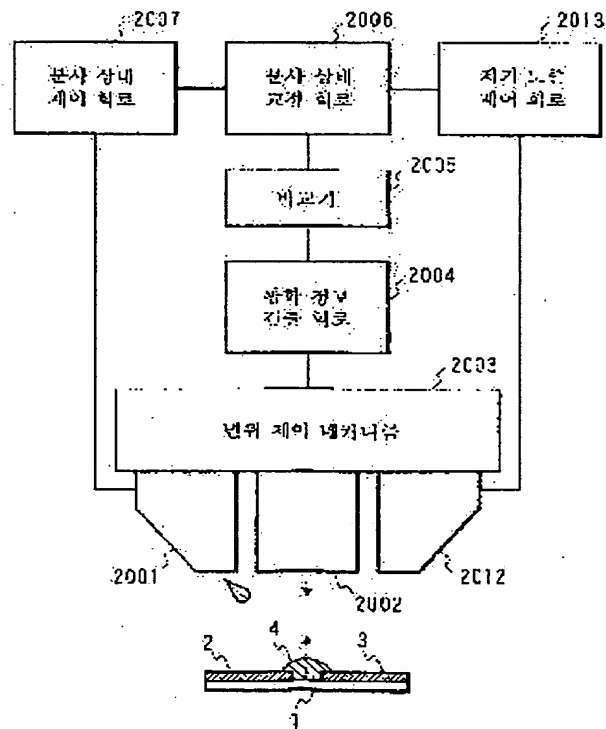
50:25



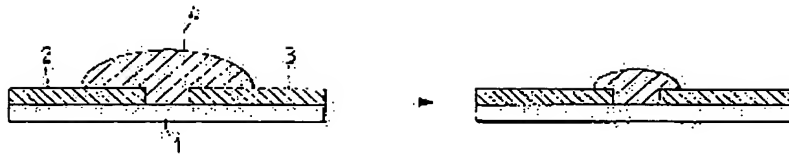
도면26



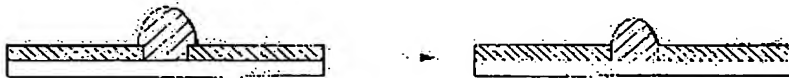
도면27



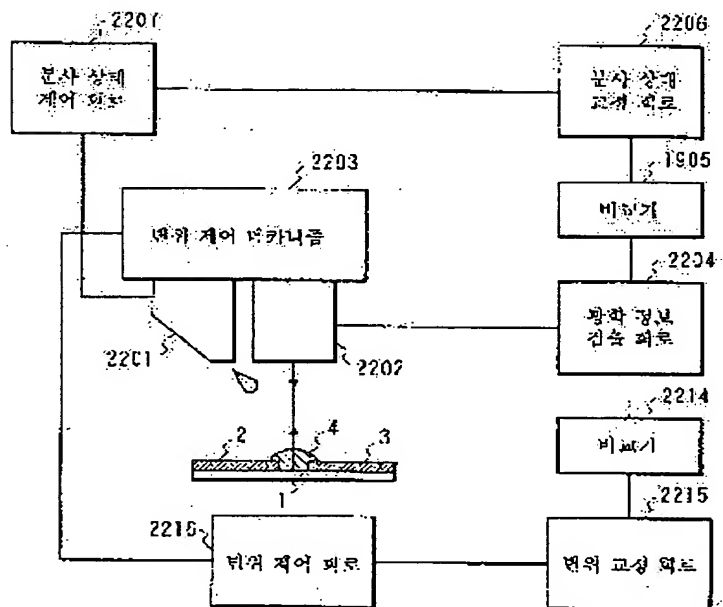
도면28a



도면28b



도면29



도면30



図31a

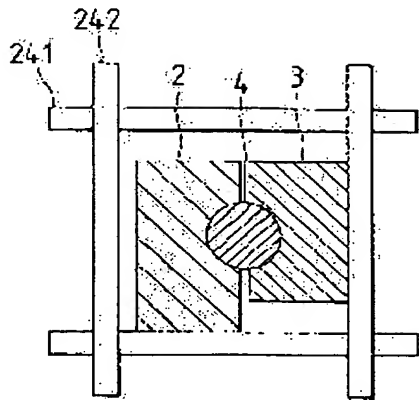


図31b

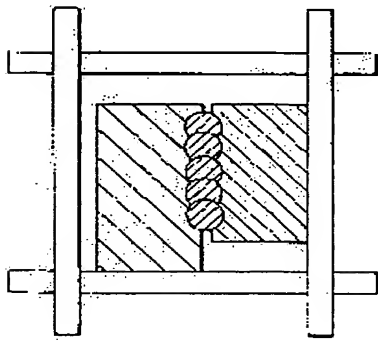


図31c

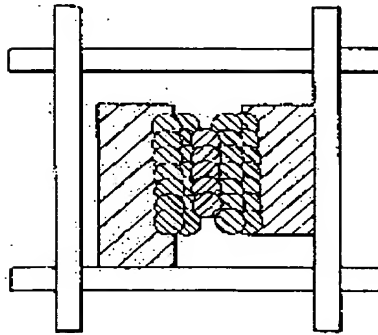


Fig 32a

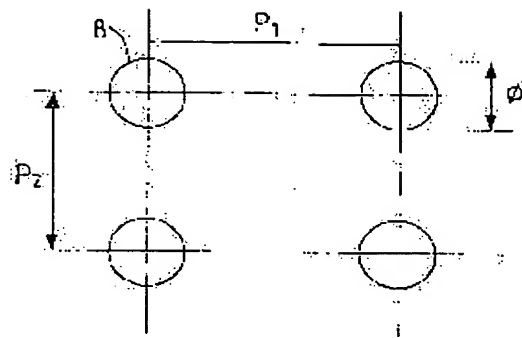


Fig 32b

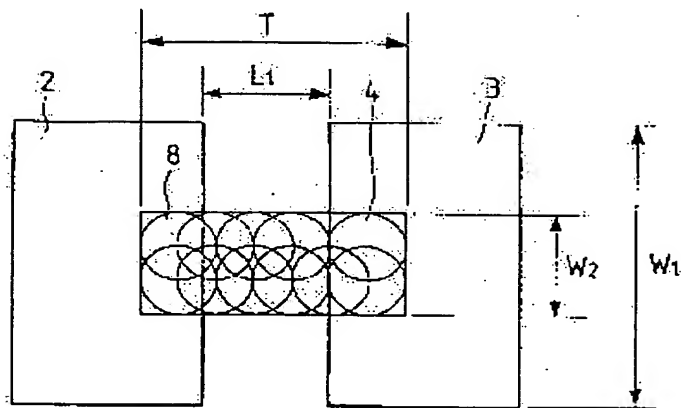
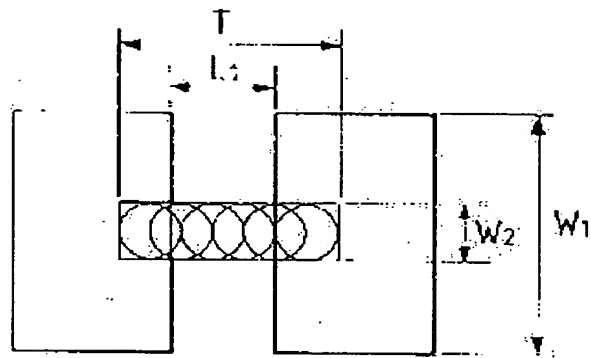
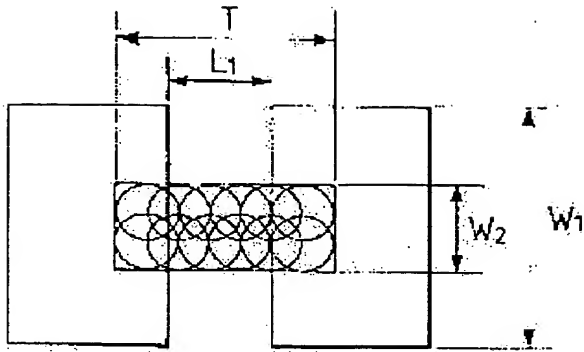


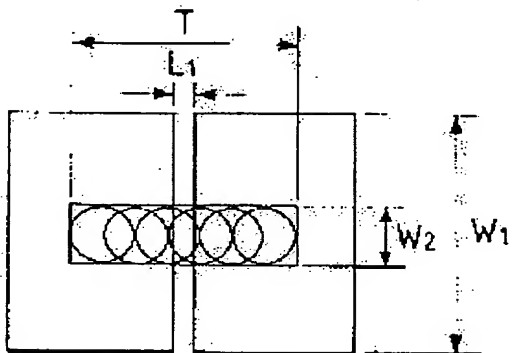
Fig 33a



도면 33b



도면 33c



도면 33d

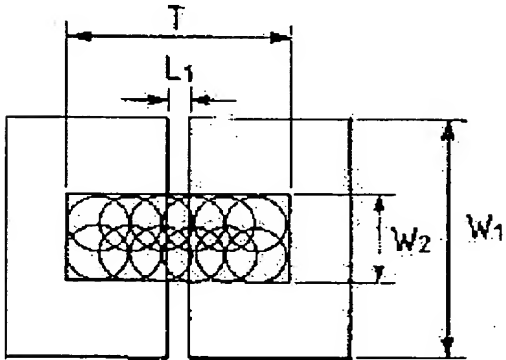




FIG. 34

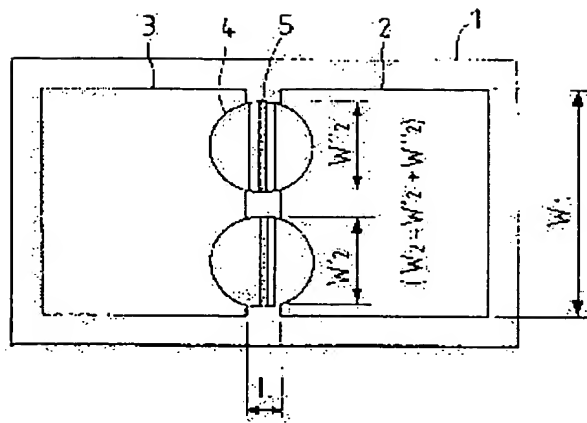


FIG. 35a

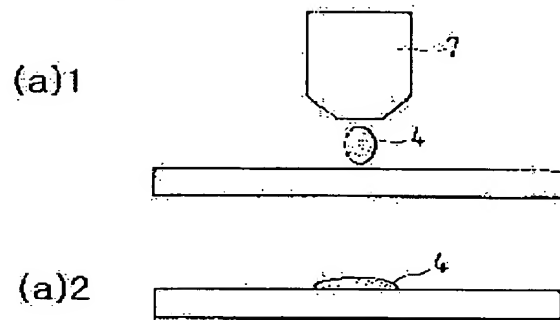


FIG. 35b

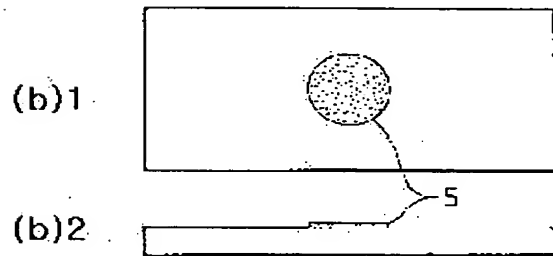


FIG. 35a

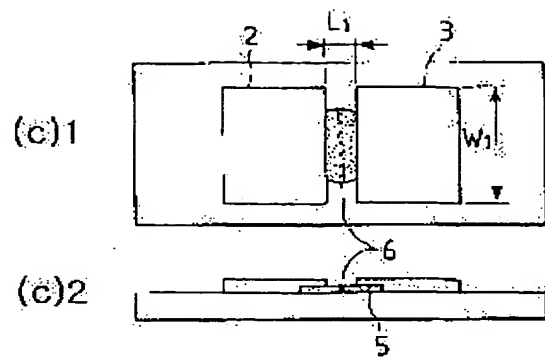


FIG. 36

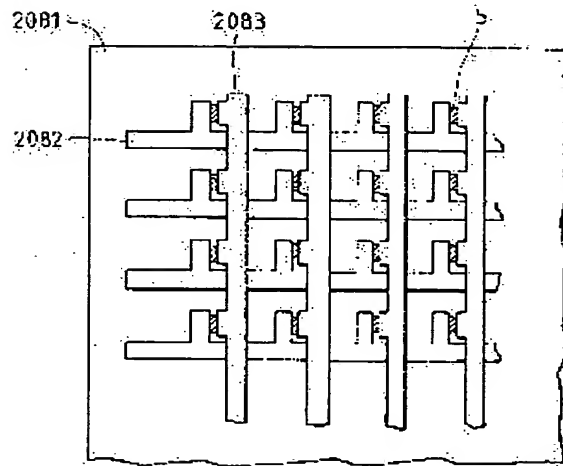


FIG. 37

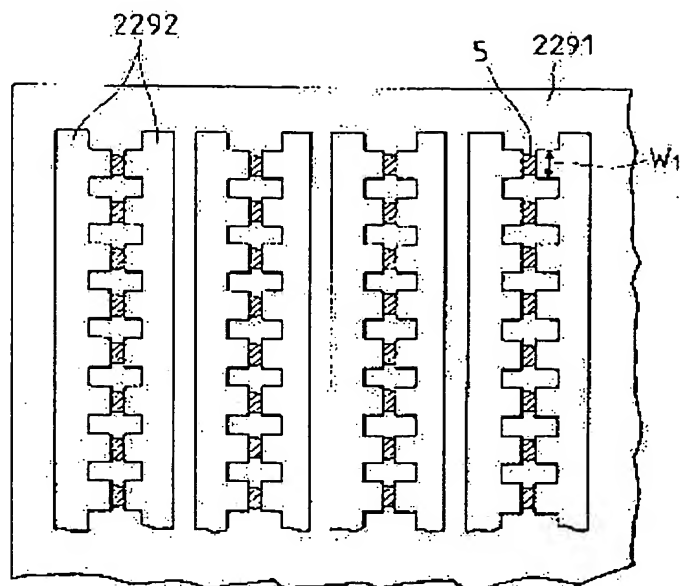


FIG. 38

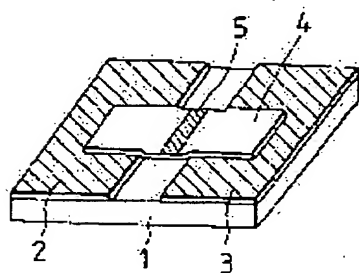
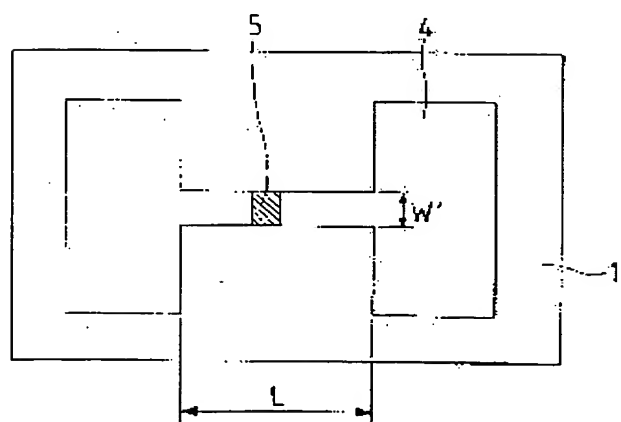
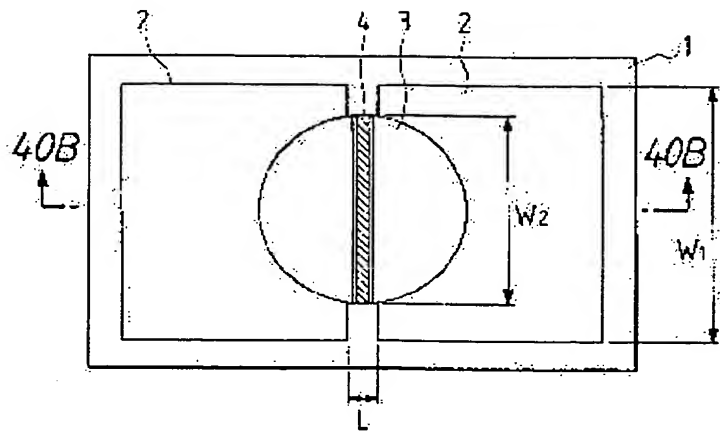


FIG. 39



5240a



5240b

